



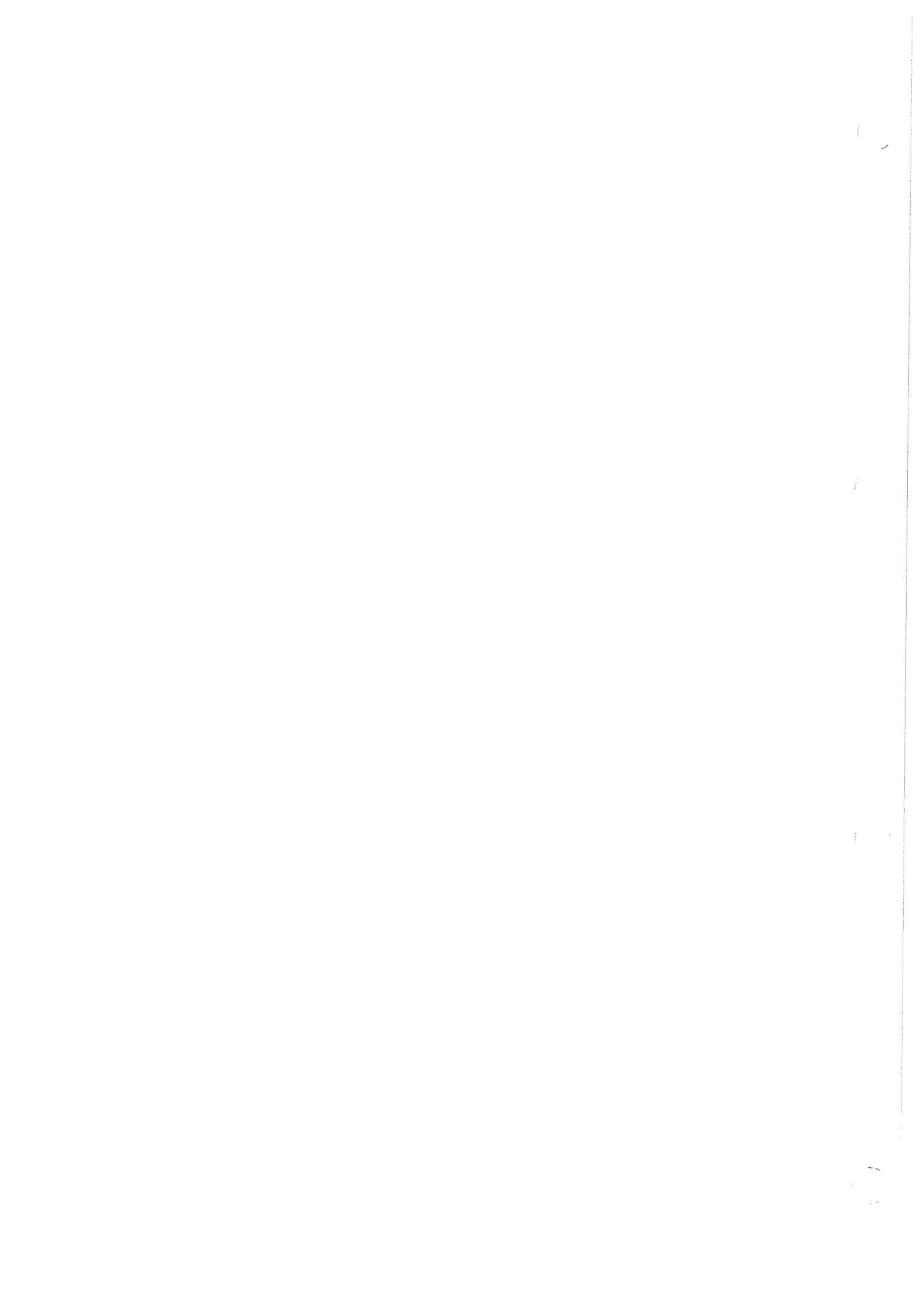
**PROJECT
ASSISTANCE s.a.**

Edition B 2
Avril 1985
Conforme au
programme MST-P
Edition 4

VALISE M.S.T. - P

NOTICE D'UTILISATION

TCME 2 - CONSTITUTION ET EMPLOI D'UNE EMULATION PARALLELE



VALISE MST-P
NOTICE D'UTILISATION

EDITION B 2
AVRIL 1985
CONFORME AU PROGRAMME MST P
Edition 4

TOME 2 - CONSTITUTION ET EMPLOI D'UNE EMULATION PARALLELE

Sommaire

	Page
1 - INTRODUCTION	3
2 - PRINCIPES DE FONCTIONNEMENT ET DE CONSTRUCTION	2
2.1 - INTERFACE TYPE CL	4
2.2 - INTERFACE TYPE CLM	6
2.3 - INTERFACE TYPE CM	7
2.4 - CAS DE LA FUSION CPU - Adaptation	8
2.5 - CONTROLE DU SST PAR RESET	8
3 - UTILISATION	10
3.1 - BRANCHEMENT DE LA VALISE	10
3.2 - INITIALISATION	11
3.3 - CONDITIONNEMENT DE MST SELON L'IMPLANTATION DU PROGRAMME ET LE TYPE D'INTERFACE	13
3.4 - PROCEDURE DE DEPANNAGE D'UNE UNITE CENTRALE	14
3.5 - Débranchement	15

ANNEXES

1 - DESCRIPTIF DU BUS MST-P	17
2 - INTERFACE PARALLELE POUR 6800	18
3 - INTERFACE PARALLELE POUR 6809	23
4 - INTERFACE PARALLELE POUR Z80	24
5 - INTERFACE PARALLELE POUR 8085	28
6 - REALISATION PHYSIQUE	34



1. - INTRODUCTION

La valise MST-P présente sur son câble plat 50 points un bus spécifique adapté à la majorité des microprocesseurs 8 bits. Ce bus comporte 16 lignes d'adresses, 2 x 8 bits de données, 8 lignes de service. On peut y raccorder soit des sondes in-circuit, soit des adaptations pour connexion en parallèle sur le système à tester (objet du présent document).

Une carte interface pour connexion parallèle peut être réalisée par l'utilisateur lui-même pour les microprocesseurs suivants : 8080 - 8085 - Z 80 - 6800 - 6801 - 6802/8 - 6809 - 6809E - NSC 800. Aucune modification interne de MST n'est requise pour ces microprocesseurs. Pour d'autres modèles, nous consulter.

On distingue trois types d'interface :

- . type CL : elle n'impose qu'une condition sur le logiciel de l'application
- . type CLM : condition logicielle et condition matérielle
- . type CM : condition matérielle seulement.

Dans les trois cas un certain conditionnement est à prévoir sur le système, c'est pourquoi la connexion en parallèle, bien que souhaitable, n'est pas toujours possible à réaliser sur les systèmes existants ; par contre nous verrons qu'il est extrêmement facile de la prévoir dans les nouvelles applications.

2. - PRINCIPES de FONCTIONNEMENT

2.1. - Interface type C.L.

Soit la valise connectée en parallèle. Chaque fois qu'elle doit agir sur le SST : lire une mémoire ou les registres microprocesseurs, écrire, arrêter le programme, etc, elle émet une interruption au SST. (Ce qui est le seul moyen d'agir sur un microprocesseur en parallèle).

Cette interruption doit provoquer le branchement du programme vers un moniteur de test (MT) physiquement situé dans MST mais occupant 256 octets dans le champ-mémoire SST. Le MT exécute la tâche demandée, puis rend la main au programme de l'application par une instruction de retour après interruption.

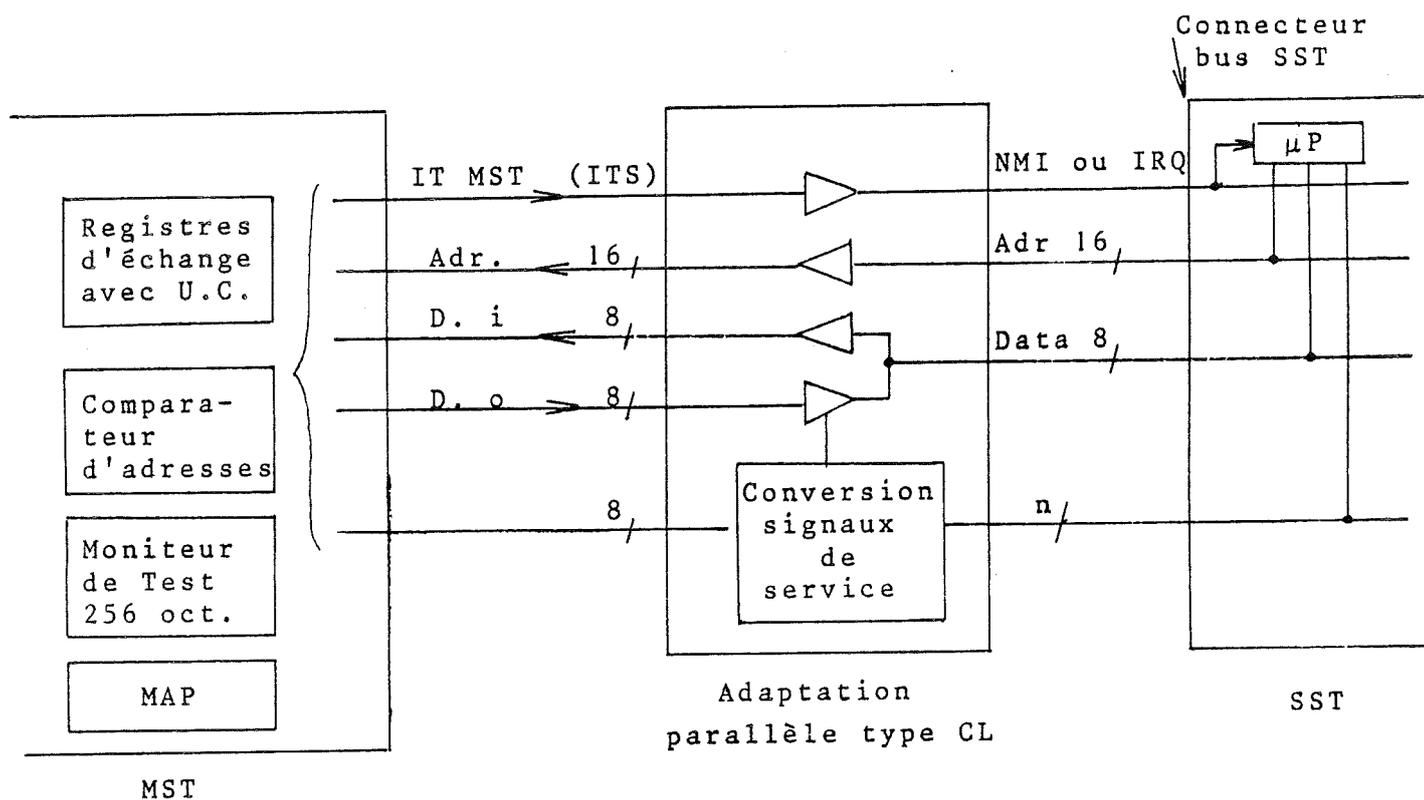
(L'adresse du MT est choisie par l'opérateur à l'initialisation de la valise, ce n'est autre que l'adresse de test).

Il suffit donc simplement que dans le programme de l'application on prévoie le branchement vers le MT lors de l'IT valise.

Si l'IT est de type non masquable (NMI, TRAP) la valise peut prendre le contrôle du programme dans tous les cas.

La carte d'interface ne comporte alors que les buffers et la conversion entre les signaux du bus MST et ceux du microprocesseur considéré.

On obtient le schéma suivant :



La ligne NMI ou IRQ n'est plus disponible pour le SST puisque le programme SST se branche systématiquement sur le MT.

Il est possible d'améliorer le montage à ce point de vue en réalisant une "reconnaissance présence valise" (avec un niveau + 5 V sur une entrée spéciale du connecteur de bus par exemple), ce qui permet de réutiliser la ligne d'interruption aux besoins propres du SST lorsque la valise est débranchée.

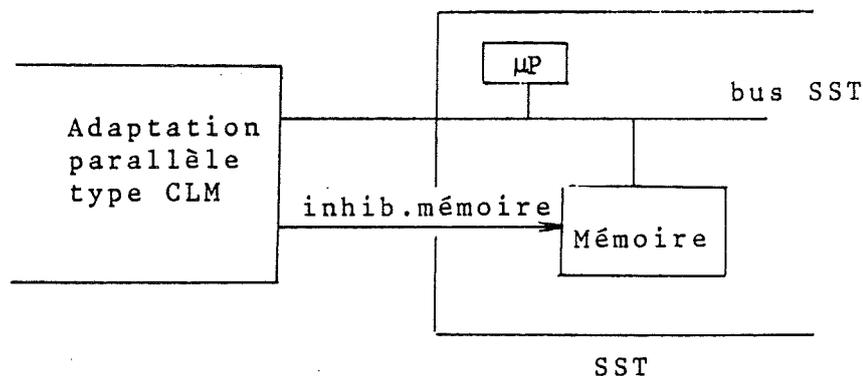
Avec ce schéma, on voit que la MAP peut être utilisée, dans la mesure où elle occupe des adresses autres que celles des mémoires du SST (ce qui est le cas pour l'emploi de programmes de test). En cas contraire il y a conflit.

Ce schéma est très simple ; il correspond en fait au principe suivant : la valise n'est qu'un périphérique du SST, occupant 256 octets, et muni d'une interruption, que le programme doit servir.

2.2. - Type CLM

S'il est nécessaire d'utiliser la MAP aux mêmes adresses que celles de la mémoire SST (c'est le cas en mise au point, pour faire un transfert SST → MAP, puis exécuter le programme en MAP), il est alors indispensable d'inhiber la mémoire SST.

Ceci ne peut se faire que si le SST prévoit une ligne d'inhibition accessible sur le connecteur de bus, qui agit sur tout ou partie de la mémoire SST lorsque la MAP est validée.



Il est également possible d'intégrer un décodeur d'adresses dans l'adaptation pour n'inhiber la mémoire SST que sur certaines adresses MAP.

Le reste du schéma est identique au type CL.

2.3. - Type CM

Cette variante de schéma a été conçue pour répondre aux besoins suivants :

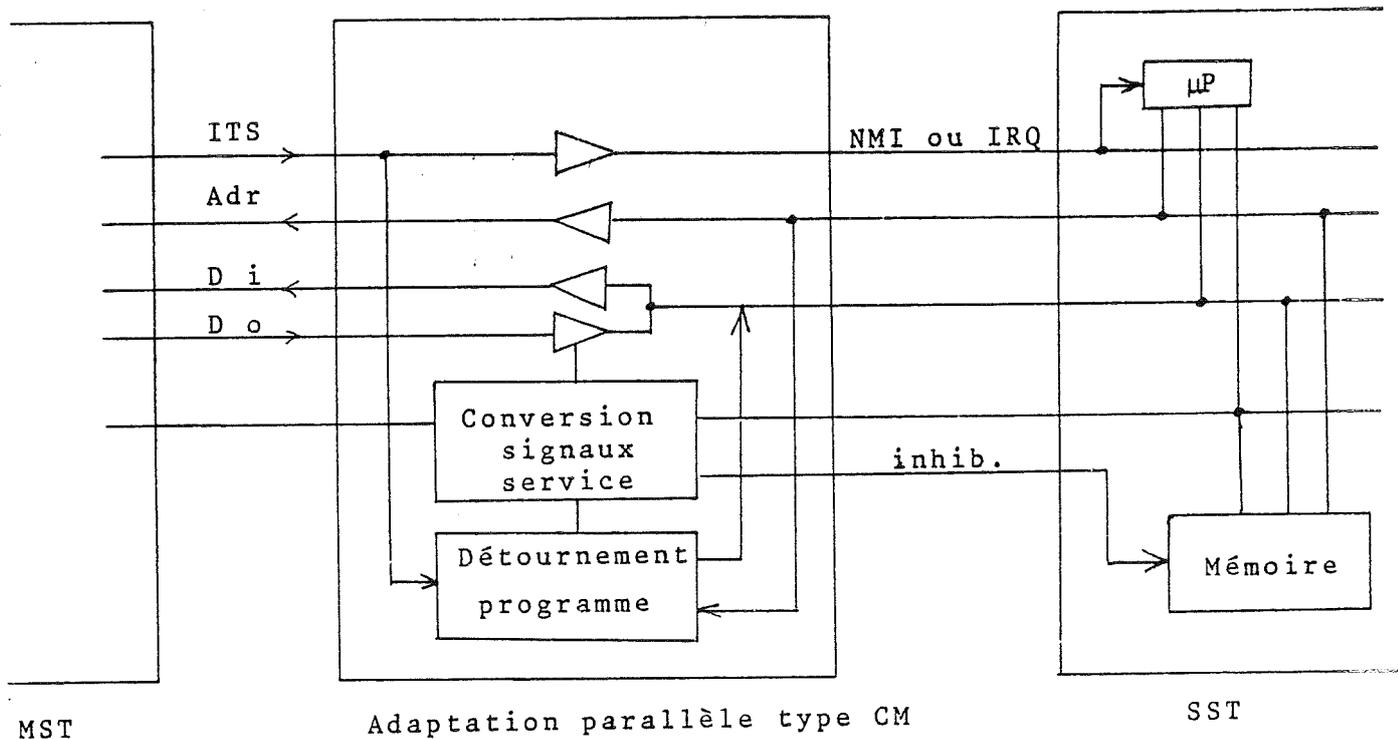
- le SST doit pouvoir utiliser la ligne d'interruption
- on ne veut pas modifier le logiciel SST.

Pour cela il faut que la carte d'adaptation réalise elle-même le branchement du programme vers le MT lorsqu'il y a demande de la valise, et laisse le programme SST agir lorsque l'interruption est d'origine SST.

On placera donc une logique de "détournement de programme" agissant par 2 procédés selon le type de micro :

- substitution du vecteur d'interruption pour les familles MOTOROLA
- forçage d'instruction de saut pour les familles INTEL et ZILOG.

Pendant ces opérations, il faut obligatoirement inhiber la mémoire SST (une partie au moins). On obtient le schéma suivant :



MST

Adaptation parallèle type CM

SST

2.4. - Cas de la fusion CPU-Adaptation

Dans le cas où l'adaptation parallèle doit être en permanence présente dans le système et si l'on est en phase d'étude, on peut envisager le fusionnement de la partie adaptation parallèle dans la carte CPU.

Selon le besoin on pourra adopter l'un des 3 schémas décrits.

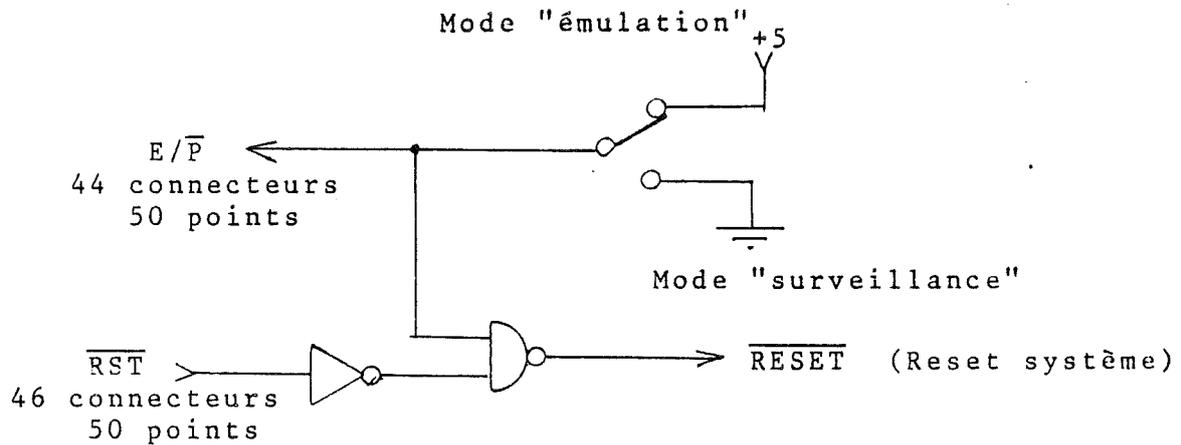
2.5. - Contrôle du SST par RESET

Jusqu'à présent les adaptations envisagées ne prévoient pas d'agir sur le RESET du processeur. Dans la majorité des cas, cette disposition est justifiée par le fait que la valise se connectant en parallèle sur un système en fonctionnement doit être équivalente à un périphérique et n'agir que par interruption. En parallèle, la valise MST a pour principale vocation le contrôle et la surveillance d'un système en fonctionnement (fonction pupitre). L'action sur la touche RST relance le programme à l'adresse voulue, mais sans s'imposer de RESET physique du microprocesseur.

Cependant, il peut être intéressant de restituer cette fonction : pour "déplanter" un programme, ou pour dépanner une unité centrale (cf. 3.4.).

Pour cela, prévoir un commutateur sur l'interface :

- position "Surveillance" : toutes les fonctions d'émulation possibles, excepté RESET
- position "Emulation" : RESET actif ; équivalence avec une sonde in-circuit.



Attention : dans la configuration où $E/\bar{P} = 1$, la commande RST est à niveau bas durant toute la phase d'initialisation MST.

3. - UTILISATION

3.1. - Branchement de la valise

Assurer tout d'abord la liaison de masse entre MST et SST.

Pour émuler avec la valise MST-P en parallèle, il faut, par définition, que le processeur du SST soit actif puisque c'est lui-même qui est requis pour exécuter les opérations d'émulation. Nous verrons en 3.5. comment procéder en cas contraire.

La valise peut être connectée de deux façons :

- SST en fonctionnement, pendant l'exécution d'un programme
- SST hors tension.

Du point de vue physique, deux cas se présentent :

- carte interface résidente dans le SST (alimentée par le SST)
- carte interface extérieure (alimentée par MST).

Le tableau ci-dessous donne la procédure à suivre :

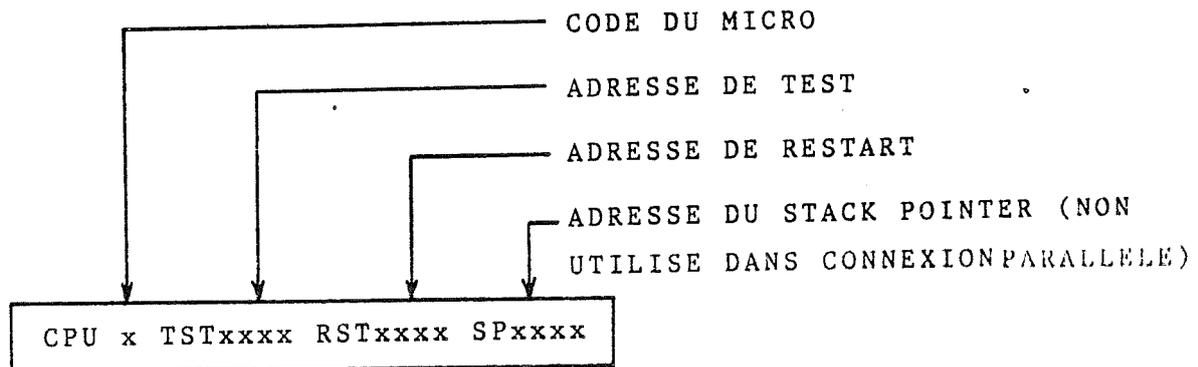
SST en fonctionnement	Carte d'interface dans SST	<ul style="list-style-type: none">- Mettre MST sous tension- Brancher câble plat sur carte interface- Initialiser MST (3.2.)
	Carte d'interface hors SST	<ul style="list-style-type: none">- Brancher câble plat sur interface- Mettre MST sous tension- Introduire carte interface dans SST- initialiser MST (3.2.)
SST hors tension	<ul style="list-style-type: none">- raccorder l'ensemble- mettre SST sous tension - lancer le programme- mettre MST sous tension- initialiser MST	

3.2. - Initialisation

A la mise sous tension apparaît pendant quelques secondes le texte suivant :

```
PA INFORMATIQUE  MST-P  V xx
```

puis :



L'opérateur choisit le type de CPU, les adresses TST, RST (pas le SP).

Cette initialisation peut se faire :

- par clavier
- par chargement d'une cassette

Durant ce temps d'initialisation, le SST est en fonctionnement, la valise étant inactive.

Initialisation par clavier

Charger au clavier :

- le code du micro
- | | |
|---|----------------------|
| 0 | 8080 |
| 1 | 6800, (6802, 6808) |
| 2 | 6809 |
| 3 | Z80 (NSC 800) |
| 4 | 8085 |
| 5 | 6801, (6803) (68701) |

- Les poids forts de l'adresse de test (les poids faibles sont toujours 00) modulo 256, à un emplacement laissé libre par le SST
- L'adresse de restart
- Agir sur les touches et

Le SST reste en GO, la visualisation initiale s'éteint.

Toutes les fonctions décrites au Tome 1 sont accessibles (synchro, halt, step, map, transferts, etc ...).

Passer en Halt avant l'appel de toute fonction autre que mode, L/E et synchro.

Initialisation par chargement d'une cassette

Mettre en place la cassette :

- agir sur la touche Exécution
- ou sur les touches et si on désire un rembobinage préalable.

Sauf erreurs signalées par un TOP sonore, la valise est initialisée. Les paramètres MAP sont chargés (si SST en GO, demander le HLT). La MAP n'est pas validée : pour la valider, agir sur la touche MAP.

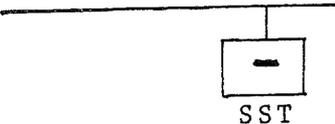
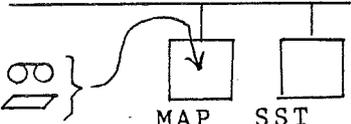
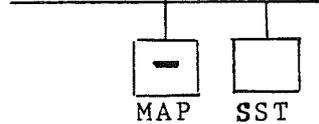
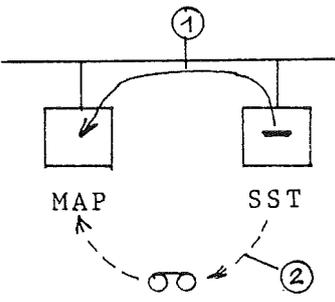
Voir description des paramètres et élaboration de la cassette dans le TOME 1.

Remarque :

Si cette initialisation doit être suivie d'un transfert cassette → MAP ou cassette → SST (§ 3.3.), le fichier-programme qui suit le fichier paramètres doit être chargé en appuyant sur pour appeler la fonction de transfert et sur pour exécuter le transfert.

3.3. - Conditionnements selon l'implantation du programme
et le type d'interface

Le tableau ci-dessous résume les différents cas :

Cas	Opérations avec SST ayant l'inhibition mémoire	Opération et conditions avec SST n'ayant pas l'inhibition mémoire
<p>Le programme est dans le SST</p> 	<p>Aucune opération à prévoir</p>	<p>Aucune opération à prévoir</p>
<p>Le programme doit être chargé dans le SST depuis cassette ou RS 232</p> 	<p>TRFT V, T ou K → M AD, AF</p>	<p>Idem ci-contre (x) mais adresse RAM MAP dans zone non occupée par le SST</p>
<p>Le programme doit être chargé dans la MAP depuis cassette ou RS 232 (*)</p> 		
<p>Le programme se trouve en EPROM dans la MAP</p> 	<p>Aucune opération</p>	<p>Aucune opération, mais adresse EPROM dans zone non occupée par le SST</p>
<p>Le programme SST doit être transféré dans la MAP</p> 	<p>① TRFT M → M AD, AF</p>	<p>②</p> <ul style="list-style-type: none"> . invalider la MAP . transférer SST → cassette (TRFT, M → K, AD, AF) . enlever physiquement la mémoire SST . valider la MAP . transférer cassette → MAP (TRFT, K → M, AD, AF)

3.4. - Procédure de dépannage d'une Unité Centrale

Si après avoir branché et initialisé la valise il n'est pas possible de prendre le contrôle du programme (message SYSTEM ERROR dès que l'on appuie sur HALT) le noyau du SST est en cause : microprocesseur, horloge, bus.

Or la valise connectée en parallèle suppose un noyau SST en bon état.

Si l'utilisateur possède une sonde in-circuit, il peut alors recourir à ce mode d'émulation pour rechercher la panne plus facilement. En effet, comme indiqué au § 2.5., la connexion parallèle a avant tout comme objet le contrôle d'un système en fonctionnement.

Cependant, en plaçant un commutateur "mode surveillance - mode émulation" on est capable, sur le mode émulation, de procéder à certaines recherches de défauts. La marche à suivre est la suivante :

- effectuer les vérifications préliminaires : échange du microprocesseur⁽¹⁾, vérification de l'horloge, des alimentations, des signaux tels que Halt, Reset, etc ; s'assurer de la présence d'un programme. En cas contraire, mettre en place une EPROM comprenant les vecteurs nécessaires et quelques instructions formant une boucle
- lancer la fonction "restart bouclé" décrite Tome 1.

Observer à l'oscilloscope (ou à l'analyseur logique) le déroulement de la phase d'initialisation du microprocesseur, relancée à chaque restart. Ceci permettra souvent de détecter un défaut de bus.

(1) ou, évidemment, de la carte CPU.

3.5. - Débranchement

Pour débrancher une valise MST-P en connexion "P" sans perturber le fonctionnement du SST

- le SST étant en marche
- la valise MST-P en mode signal, (le programme s'exécutant dans le SST),

agir sur les touches

et

On retrouve la visualisation de la mise sous tension (3.2.) ; dès ce moment, la valise devient inactive, la carte adaptation est en 3ème état. La liaison entre la valise et le système peut être coupée.

Pour cela :

- enlever le câble 50 points de la carte adaptation si celle-ci est résidente
- ou enlever la carte adaptation sans la désolidariser de son câble.

Cela dépend de l'état initial du système.

Durant la phase de déconnexion, maintenir une liaison de masse entre SST et MST.



ANNEXE 1

DESCRIPTION du BUS MST-P

Entrées MST-P

Bus d'adresses	16 bits	$\overline{AD0}$	à	$\overline{AD15}$
Bus données sorties	8 bits	$\overline{D00}$	à	$\overline{D07}$
Validation adresses	1	\overline{EA}		
Lecture	1	\overline{Lec}		
Ecriture	1	\overline{Ecr}		
Remise à 0 émise par le système SST	1	\overline{RZG}		
Demande d'adresse du moniteur MT	1	\overline{INTVH}		
Cycle Fetch	1	M1		

Sorties MST-P

Bus données entrées	8 bits	$\overline{D10}$	à	$\overline{D17}$
Interruption	1	TS		
Sélection carte test	1	Sel 1		
Sélection carte MAP	1	Inh 1		

Alimentation carte interface + 5 V

\overline{INTVH} active le "registre page" de la valise, qui fournit l'adresse haute du moniteur de test. Ce signal est utilisé lorsque le branchement au MT est assuré par l'interface (registre page = poids fort du vecteur d'interruption ou de l'instruction de saut).

La commande \overline{INTVH} n'est pas utilisée si le branchement au MT est assuré par le programme SST (types CL et CLM). La relier au + 5 V par une résistance de rappel.

Les signaux de sortie sont actifs au niveau bas. Ils ne sont jamais en 3ème état.

ANNEXE 2

ADAPTATION PARALLELE POUR 6800 - Type CM

Conversion bus contrôle 6800 - Bus MST

Equations logiques :

EA = VMA . Ø2	Adresse valide
LEC = RD . VMA . Ø2	Lecture mémoire
ECR = WR . VMA . Ø2	Ecriture mémoire
DDIN = RD (SEL+INH1+PAGE)	Données MST → SST
SMI = INH1+SEL1+IVR	Inhibition mémoire SST
IVR = ITS . (FFFC+FFFD)	Demande de vecteur IT (IT VALISE)
PAGE = ITS . FFC . LEC	Vecteur d'IT H
OFFS = ITS . FFD . LEC	Vecteur d'IT L

NMI : INTERRUPTION EMISE PAR LE SST

- prise en compte du vecteur SST en FFC-FFD
- déroulement programme SST

INTERRUPTION EMISE PAR LA VALISE

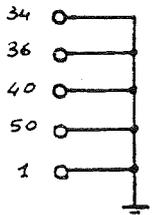
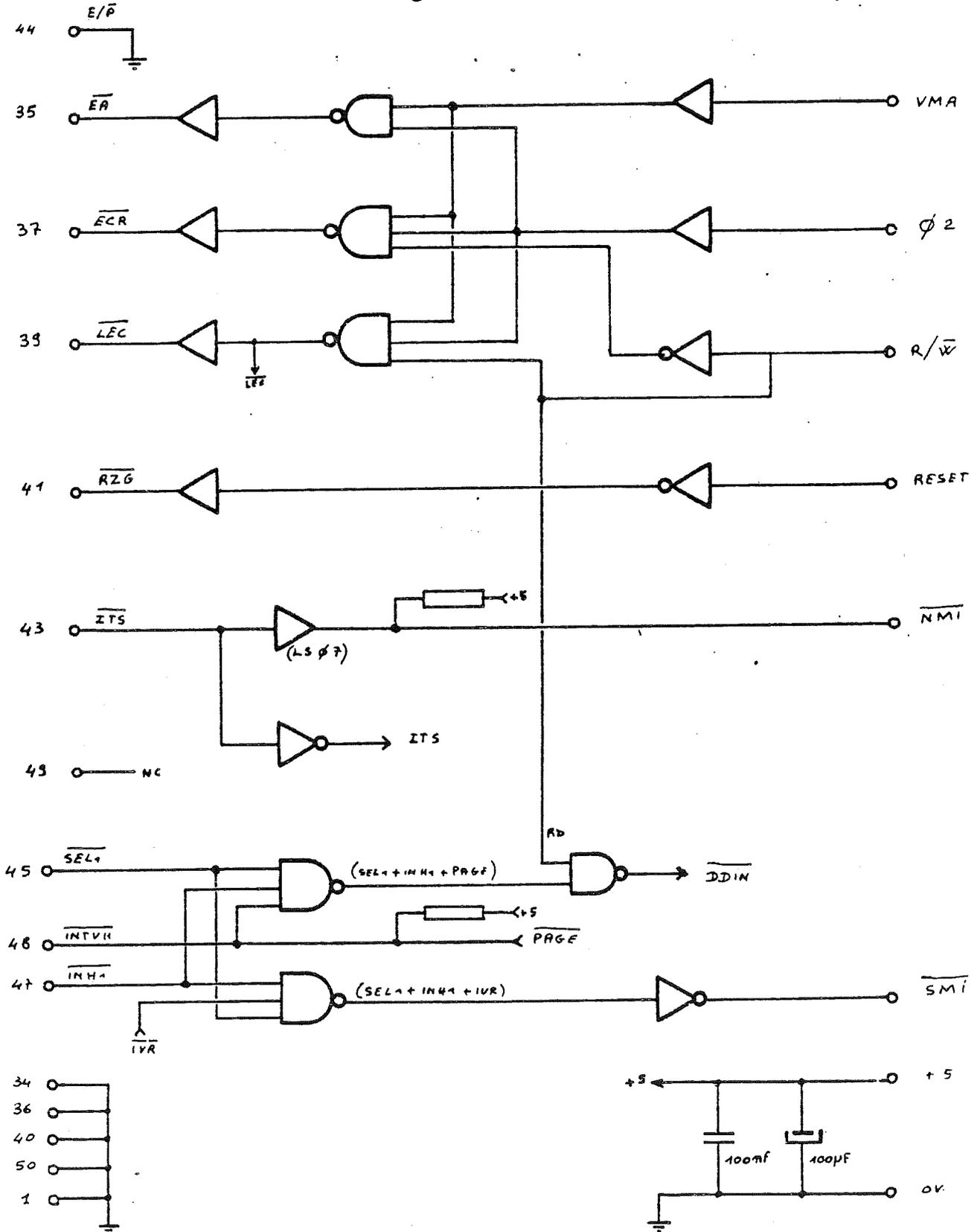
- inhibition du champ mémoire SST
- prise en compte d'un vecteur émis par la valise et l'interface
- (branchement au moniteur-test).

SCHEMA

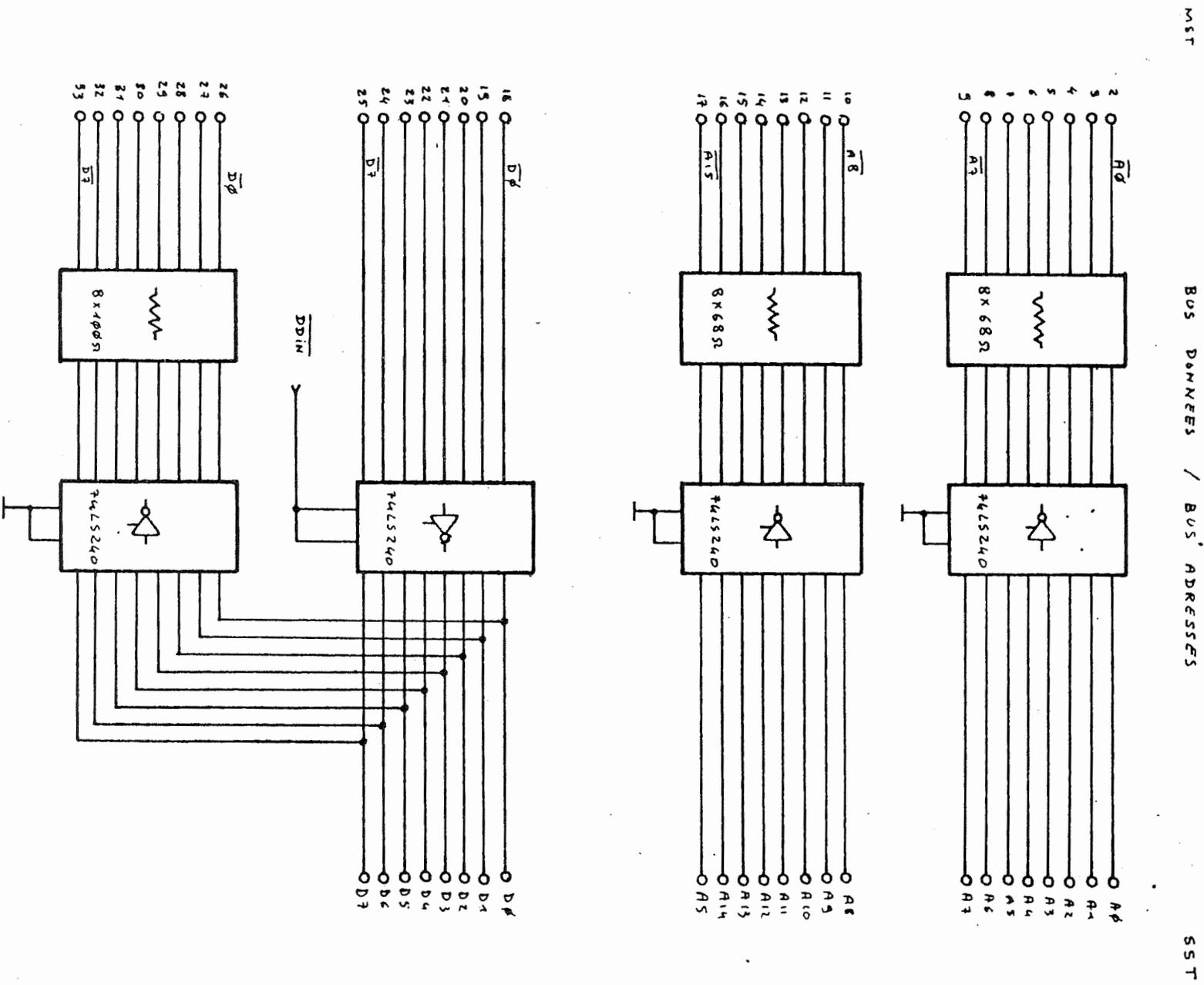
cable 50 points
vers MST.P.

systeme
sous test

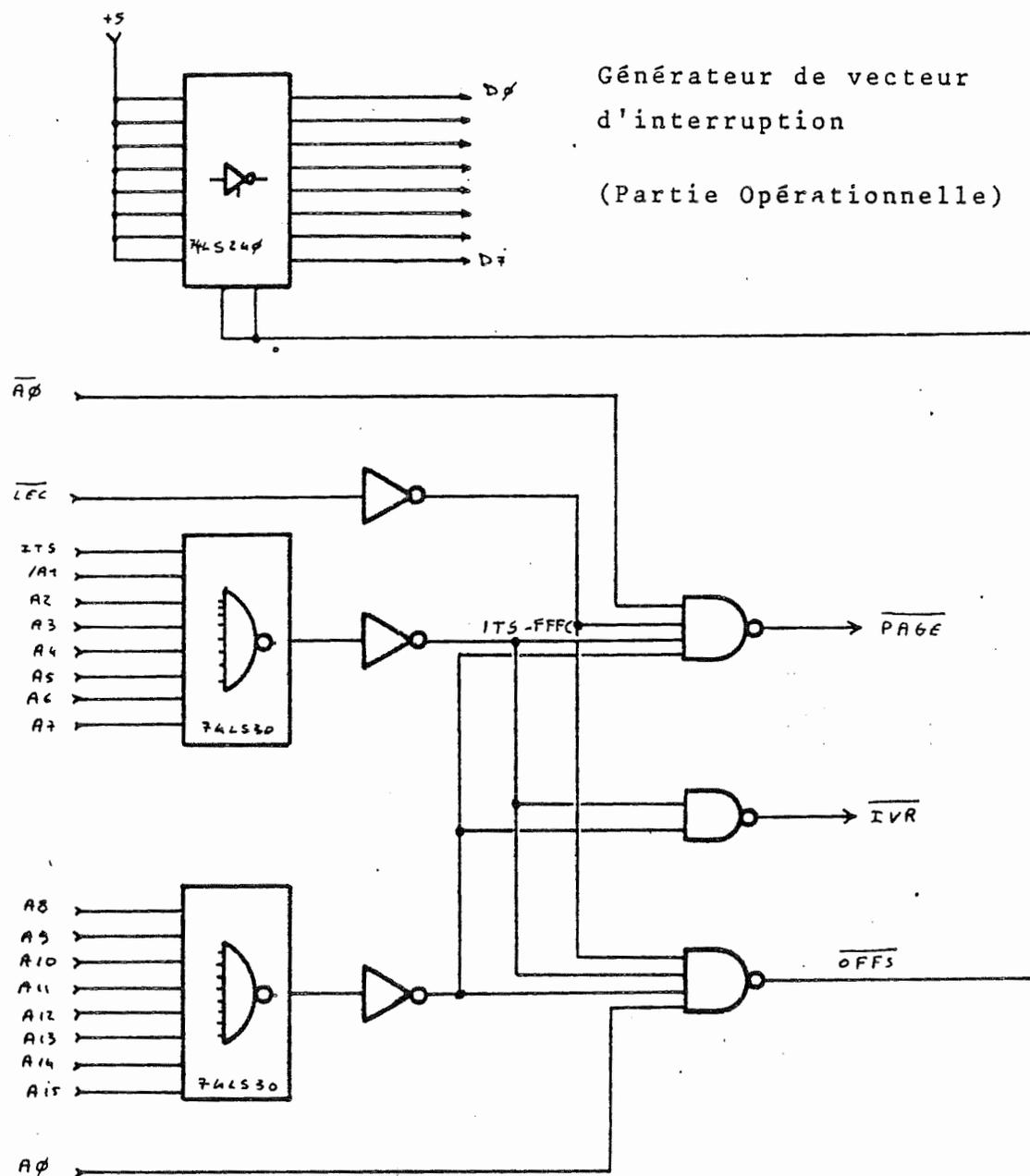
BUS CONTROLE



ADAPTATIONS BUS ADDRESSES ET DONNEES



GENERATEUR de VECTEUR d'INTERRUPTIONS NMI



$$IVR = ITS \cdot (FFFC+FFFD)$$

$$PAGE = ITS \cdot FFFC \quad \text{Demande de vecteur H}$$

$$OFFS = ITS \cdot FFFD \quad (\text{OFFSET}) \quad \text{VECTEUR L}$$

ANNEXE 3

ADAPTATION PARALLELE POUR 6809 - TYPE CM

Conversion bus contrôle 6809 - Bus MST

La carte d'interfaçage pour 6809 est identique à celle pour 6800 à quelques exceptions près, puisque le 6809 ne possède pas de signal VMA.

Equations logiques :

$$EA = E \cdot \overline{BA}$$

$$LEC = RD \cdot E \cdot \overline{BA}$$

$$ECR = WR \cdot E \cdot \overline{BA}$$

$$DDIN = RD \cdot (SEL1 + INH1 + PAGE)$$

$$SMI = INH1 + SEL1 + IVR$$

$$IVR = ITS \cdot (FFFC + FFFD)$$

$$PAGE = ITS \cdot FFFC \cdot LEC$$

$$OFFS = ITS \cdot FFFD \cdot LEC$$

(sur le schéma 6800, E et \overline{BA} remplacent VMA et $\emptyset 2$).

ANNEXE 4

ADAPTATION PARALLELE POUR Z 80 - TYPE CM

Conversion bus contrôle Z 80 - bus MST

MI	=	Mls . RD	Opcode Fetch
EA	=	MEMRQ . $\overline{\text{REFRH}}$	Adresse valide
LEC	=	MEMRQ . RD	Lecture mémoire
ECR	=	MEMRQ . WR	Ecriture mémoire
DDIN	=	MEMRQ . RD . (SEL+INH1+PAGE)	Data MST \rightarrow SST
SMI	=	MEM . RQ . $\overline{\text{REFRH}}$. (SEL1+INH1+IVR)	Inhibition mémoire
IVR	=	V0066+V0067+V0068	Vecteur NMI valise
V0066	=	ITS . M . $\overline{\text{REFRH}}$. 0066	Instruction "JMP"
V0067	=	ITS . M . $\overline{\text{REFRH}}$. 0067	Adresse basse "00"
V0068	=	ITS . M . $\overline{\text{REFRH}}$. 0068	Adresse haute par page
$\overline{\text{RZG}}$	=	$\overline{\text{SYSTEM RESET}}$	Reset système

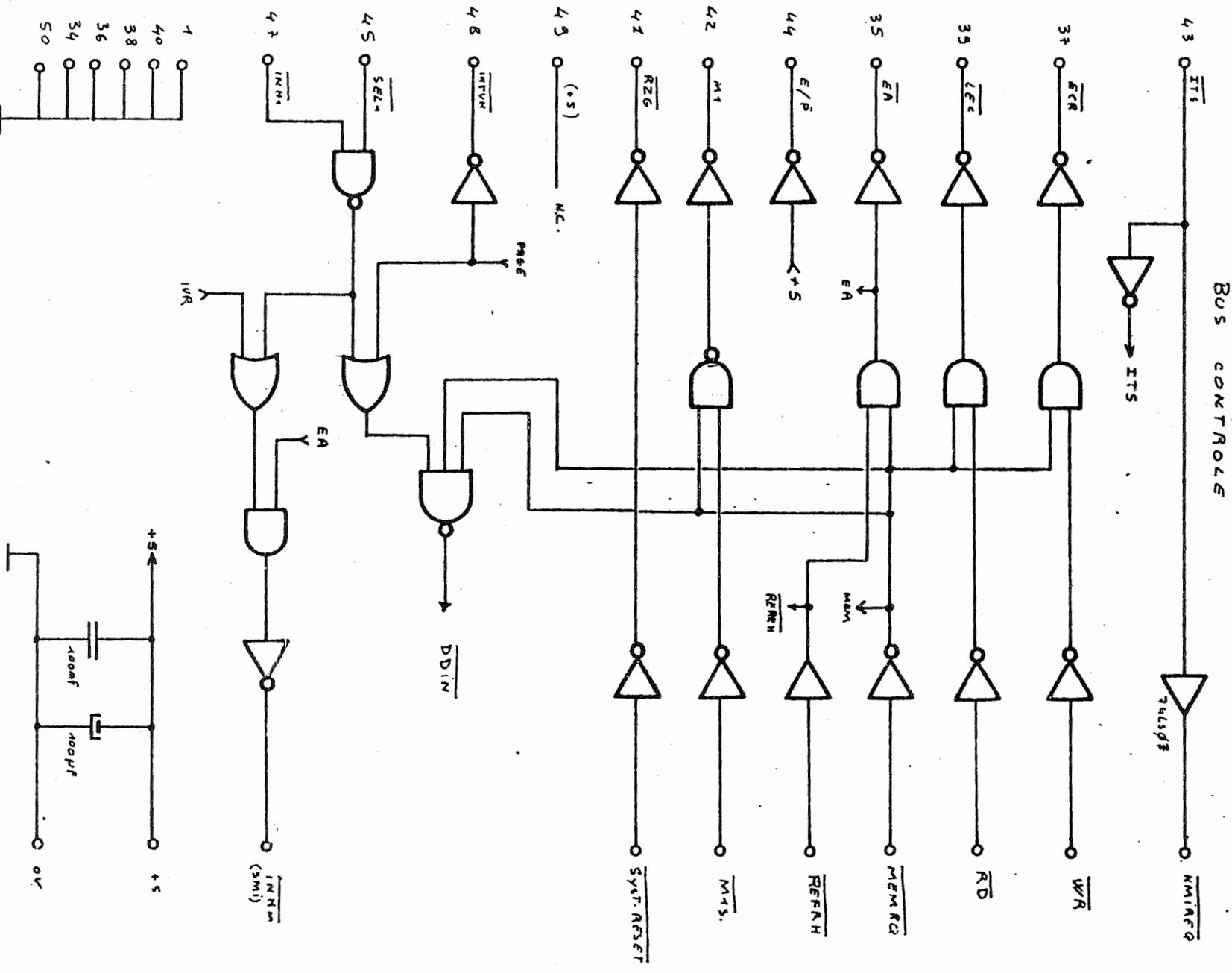
NMI : NMI émis par SST = PC = 0066
déroutement programme SST

NMI émis par MST = PC = 0066
inhibition mémoire SST
JMP au moniteur test

SCHEMA

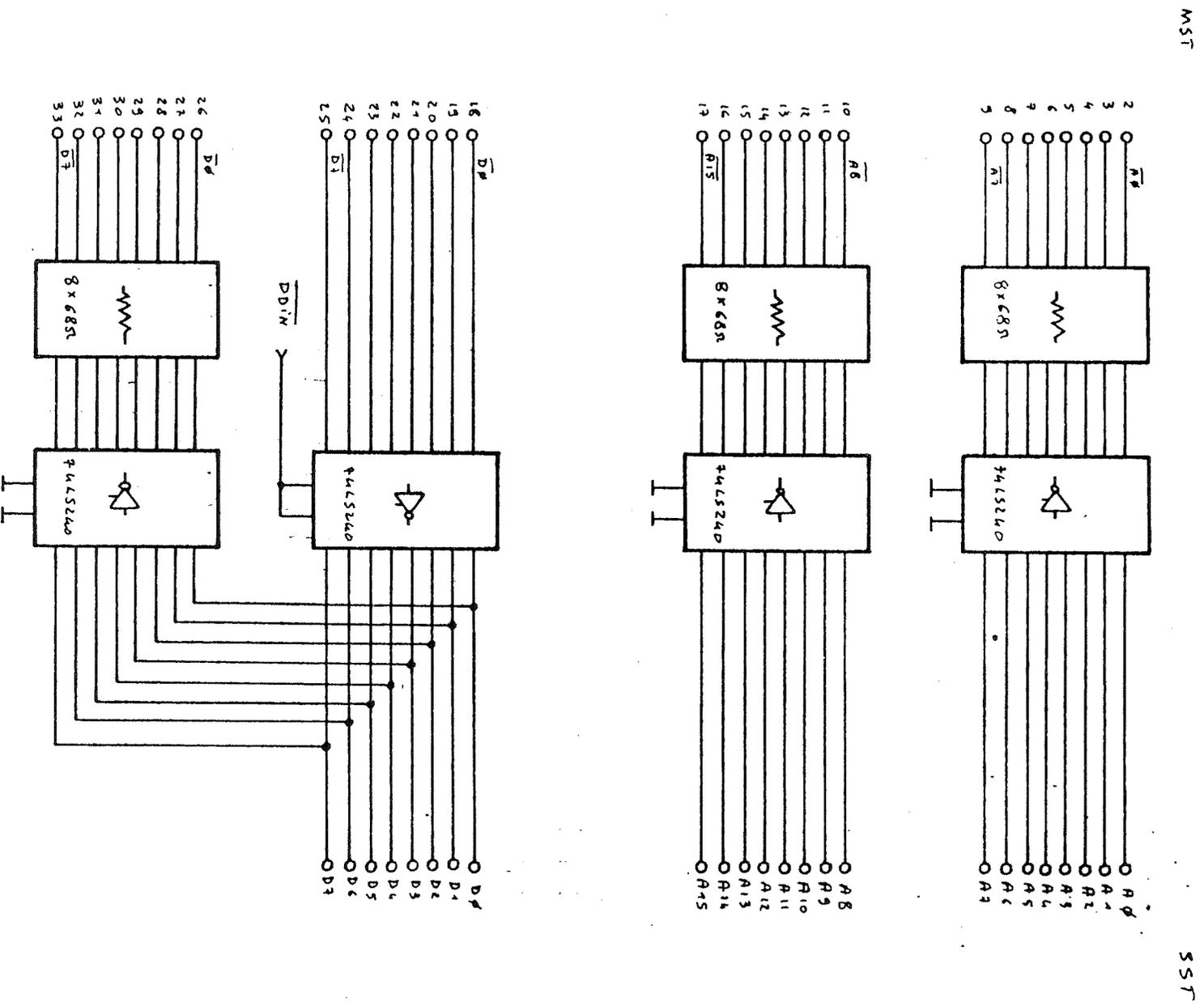
LAB 5.1 POINTS
VERKS MST

SYSTEME
Sous TEST

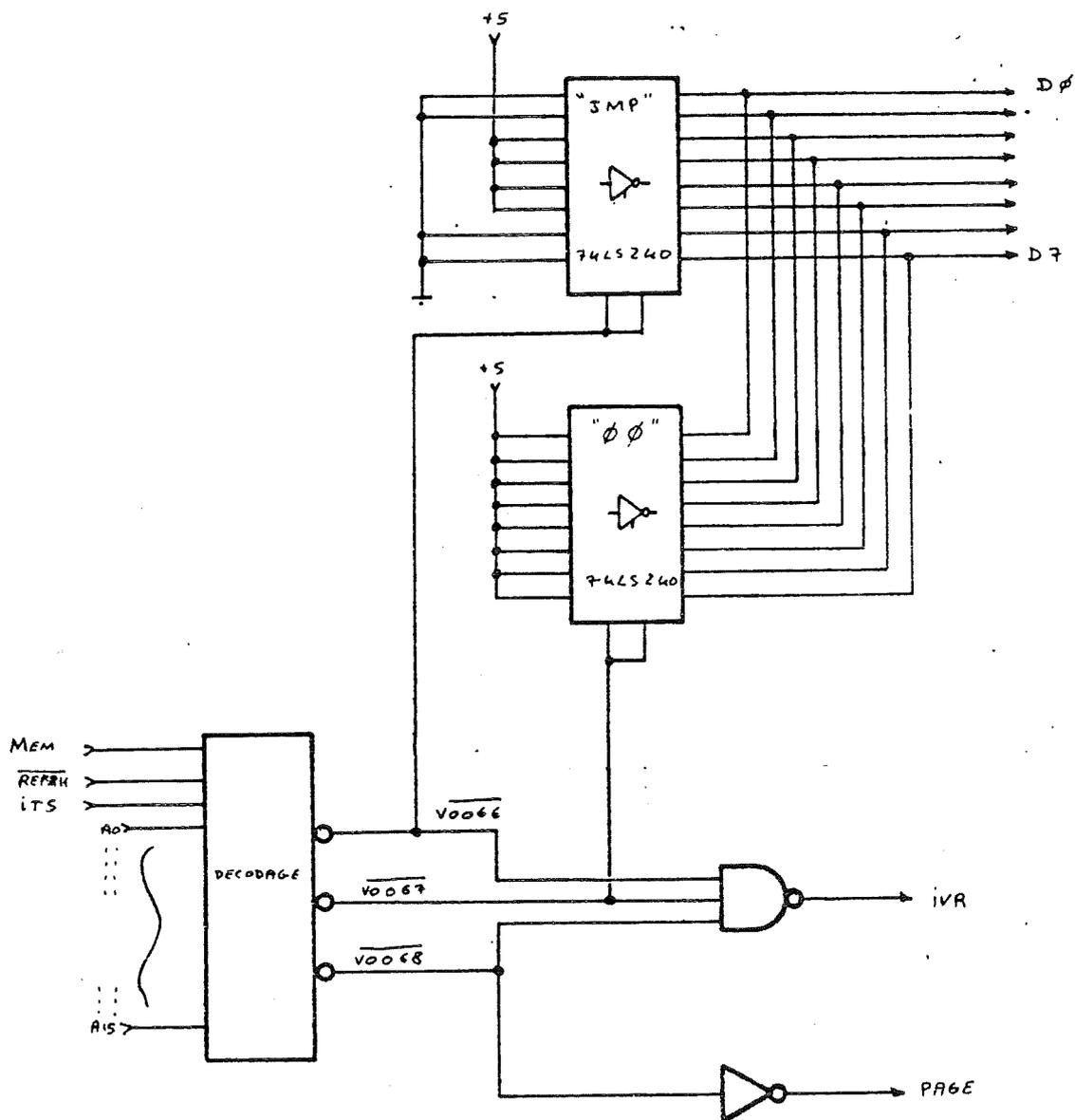


ADAPTATION BUS ADRESSES ET DONNEES

BUS DONNEES / BUS ADDRESSES



FORÇAGE de l'INSTRUCTION JMP



V0066 ITS . M . $\overline{\text{REFRH}}$. 0066

V0067 ITS . M . $\overline{\text{REFRH}}$. 0067

V0068 ITS . M . $\overline{\text{REFRH}}$ / 0068

IVR = V0066 + 0067 + 0068

Présente l'instruction
de "JMP" sur le bus data
Présente l'adresse basse
du saut "00"

Présente l'adresse haute
du saut par "PAGE"

Inhibe la mémoire SST

ANNEXE 5

ADAPTATION POUR 8085 - TYPE CM

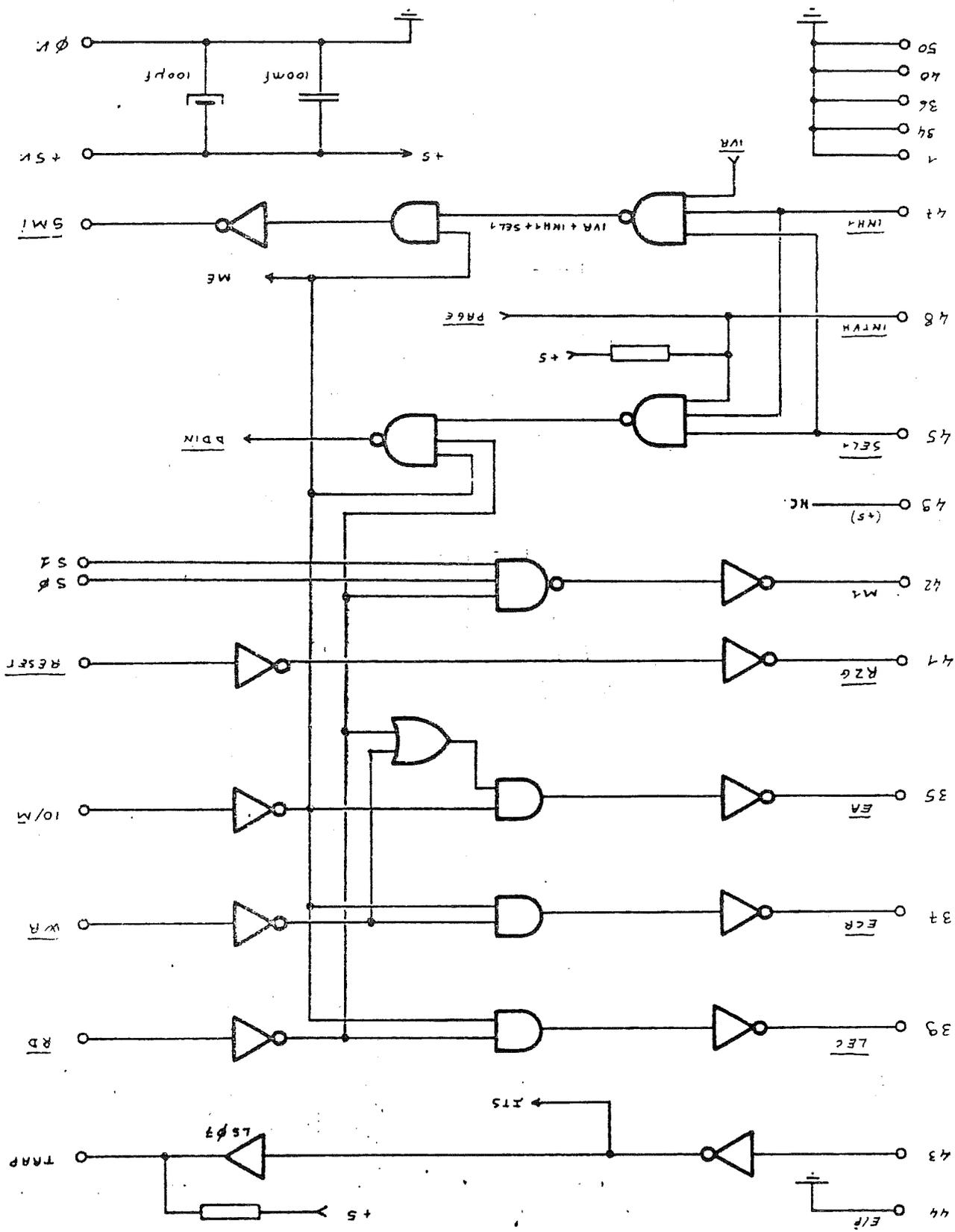
Conversion bus contrôle 8085 - bus MST

Equations logiques :

MI	=	S0 . S1 . RD	Opcode Fetch
EA	=	M . (RD+WR)	Enable adress
LEC	=	M . RD	Lecture mémoire
ECR	=	M . WR	Ecriture mémoire
DDIN	=	RD . M (INH1+SEL1+PAGE)	Données MST → SST
SMI	=	M . (IVR+INH1+SEL1)	Inhibition mémoire SST
IVR	=	ITS . M . (0024+0025++0026)	"Interrupt vector request"
JMP	=	ITS . M . 0024	Vecteur d'interruption (sauv.)
OFFS	=	ITS . M . 0025	Adresse de saut (L)
PAGE	=	ITS . M . 0026	Adresse de saut (H)

TRAP : TRAP émis par le SST : - PC = 0024
 - déroulement programme SST

TRAP émis par la valise - PC = 0024
 - inhibition du champ mémoire SST
 - exécution d'une instruction
 de saut au moniteur-test
 ("JMP ; "00" ; "PAGE")



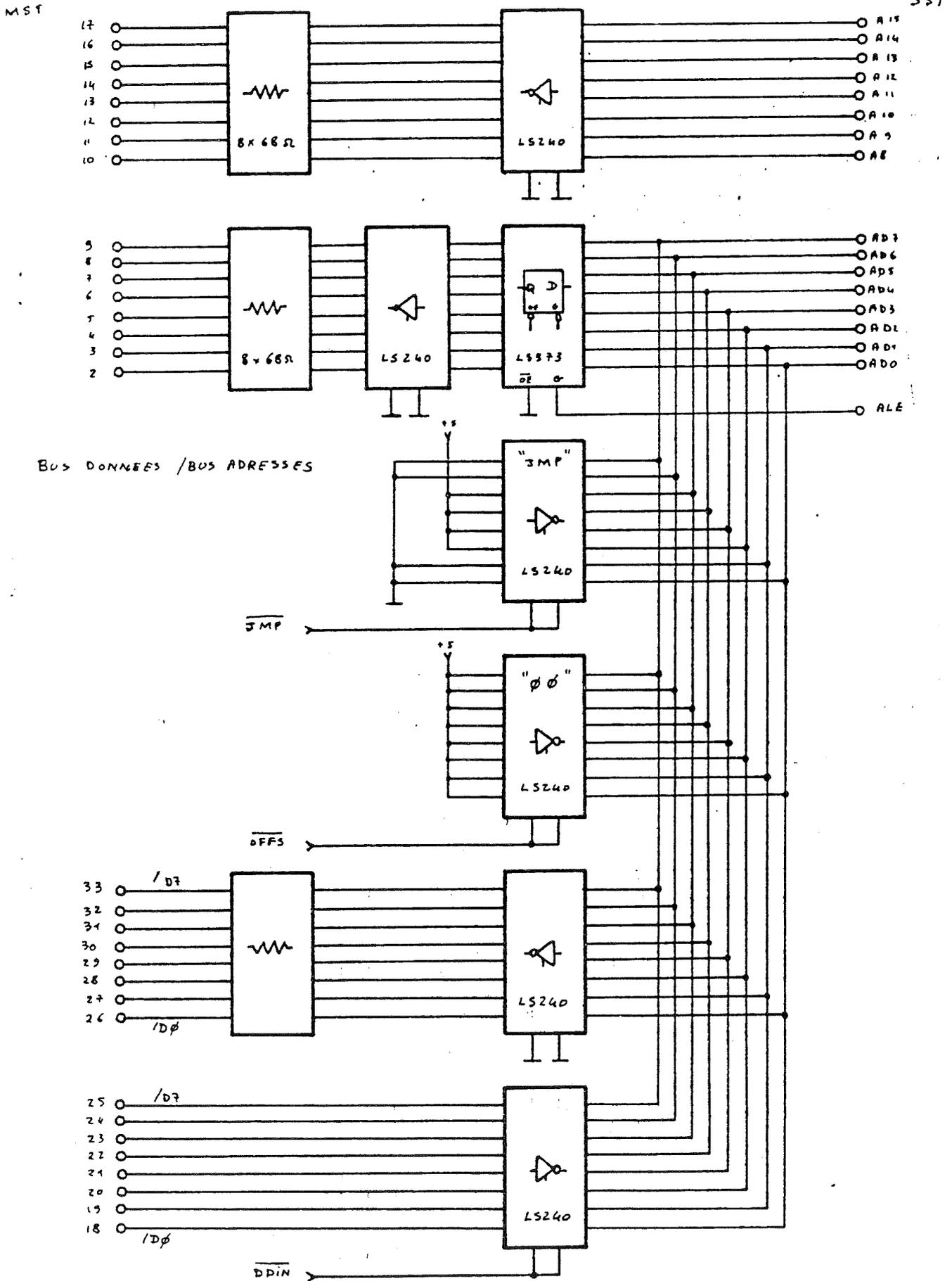
BUS CONTROL

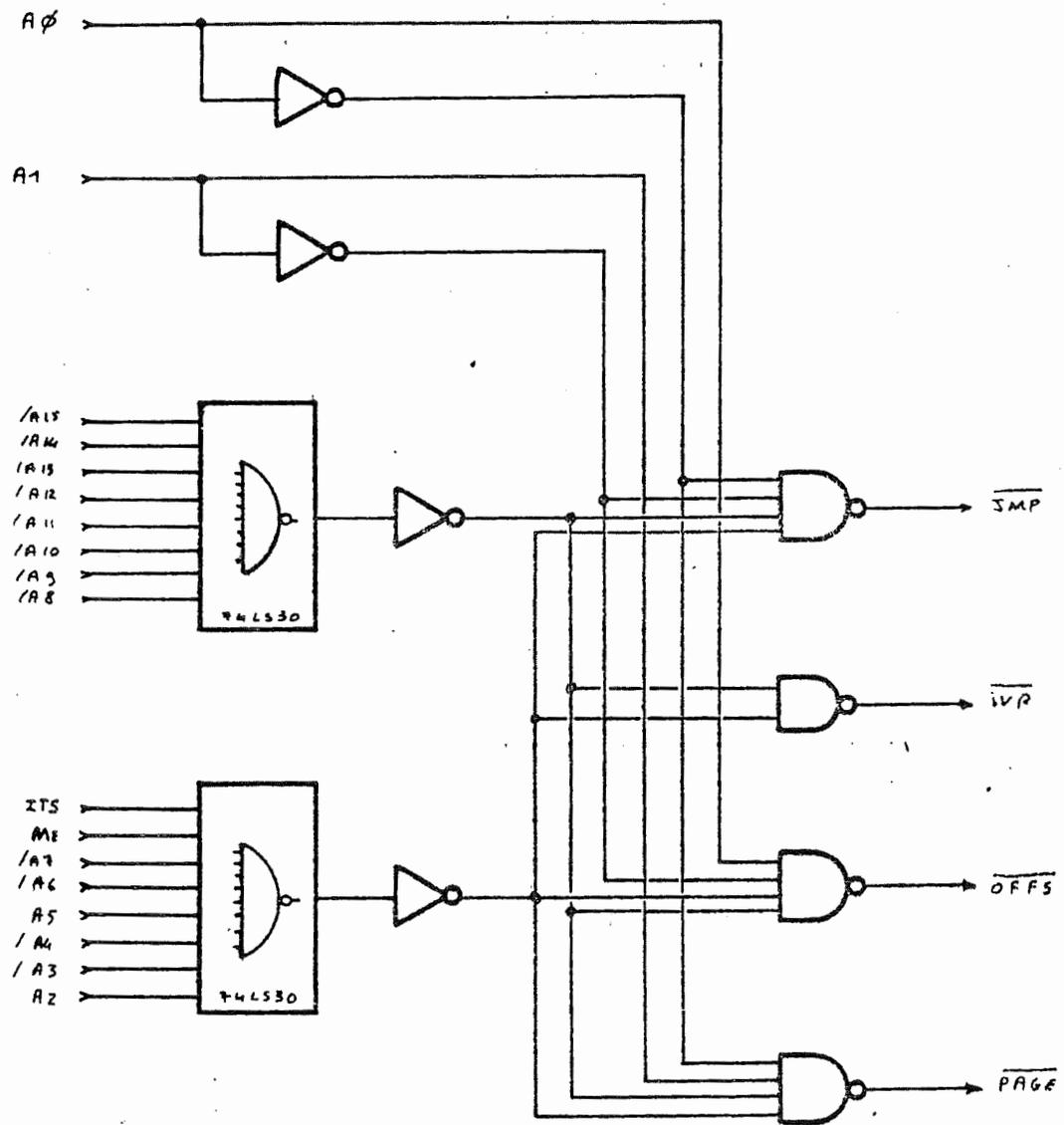
SCHEMA

systeme sous test

cable sp points vers MSTRP

ADAPTATION BUS ADRESSES ET DONNEES



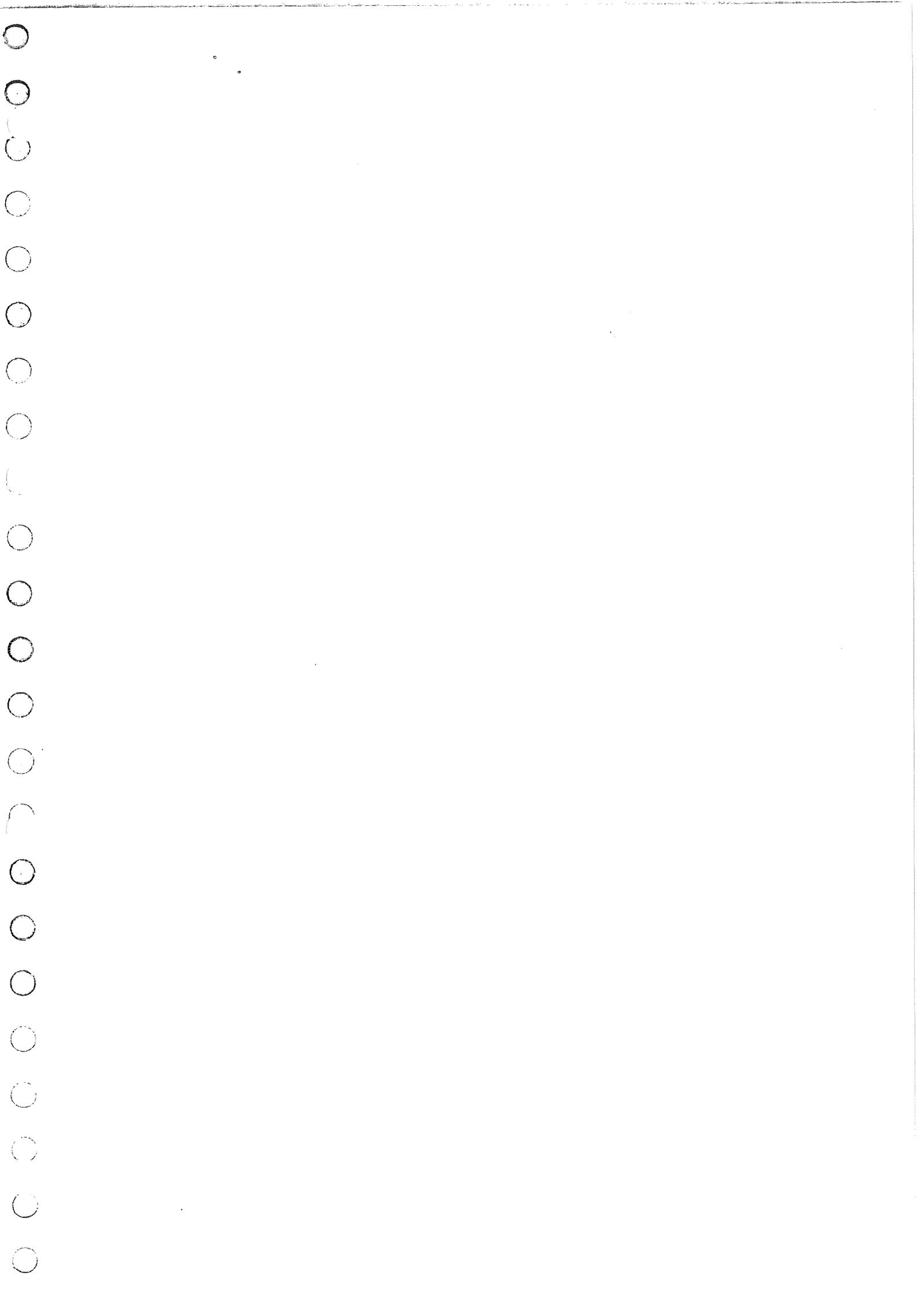


- IVR : INTERRUPT VECTOR REQUEST ; IVR provoque l'inhibition de la mémoire SST
- JMP : présente sur le bus data une instruction de saut "C3"
- OFFS : (offset) présente l'adresse basse du saut "00"
- PAGE : présente l'adresse haute du saut par l'intermédiaire de la valise

La connexion parallèle sur un bus 8085 (et 8080) pose un certain nombre de problèmes.

Essentiellement, il est gênant d'utiliser la ligne d'interruption "TRAP". Cela a pour effet de mettre à "1" le masque d'interruption sans qu'il soit possible d'en connaître l'état antérieur, et par là même sans qu'il soit possible de le repositionner correctement.

La connexion in-circuit résoud ce problème en agissant par "substitution d'instruction" sans interruption (voir notice 8085 PSI). Il est possible d'adopter la même démarche, c'est-à-dire placer dans l'interface parallèle la logique de la sonde PSI. Elle nécessite alors obligatoirement la présence d'une ligne d'inhibition mémoire SST. (Nous consulter).



ANNEXE 6

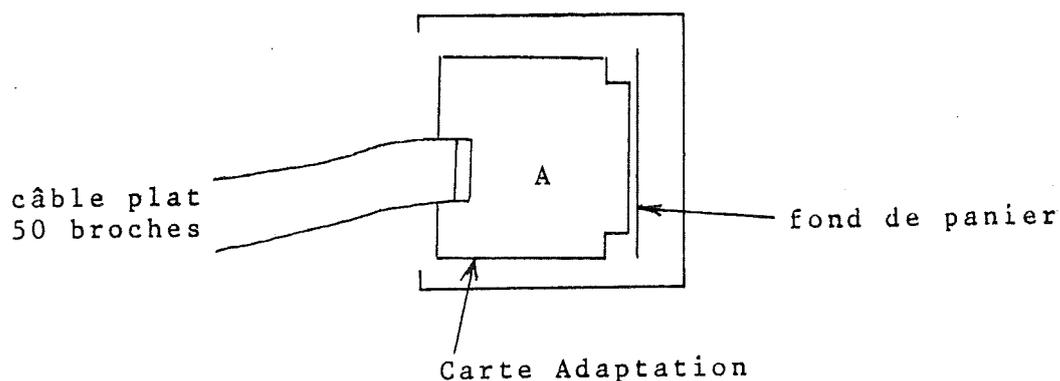
REALISATION PHYSIQUE

Plusieurs formules sont possibles :

CAS 1 - Carte interface non résidente

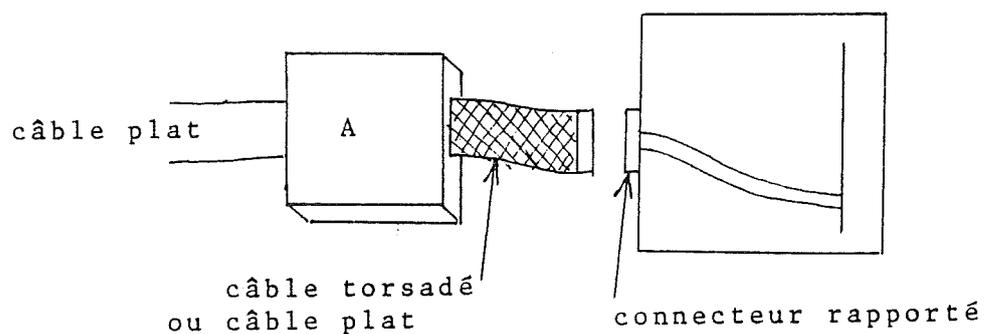
prévoir seulement l'accès au bus sur fond de panier ou sur connecteur rapporté sur une face accessible de l'appareil.

Sur fond de panier

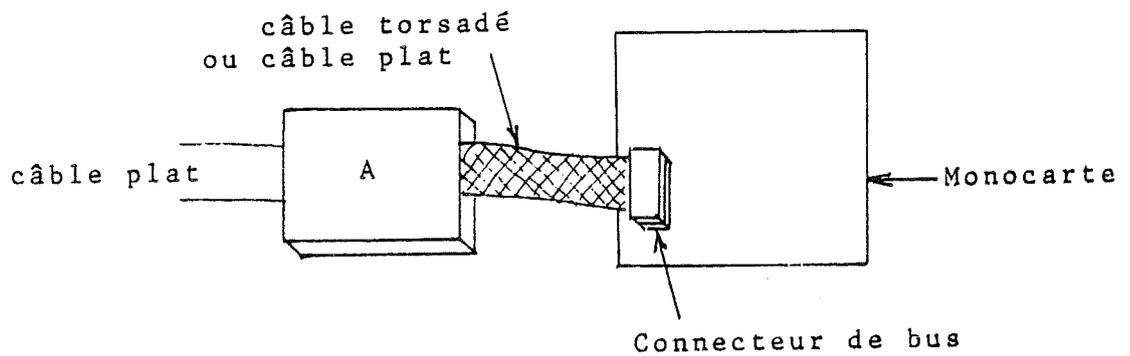


Sur connecteur rapporté

La carte d'adaptation se trouve sur le chemin de câble et peut être logée dans un boîtier de protection.



Autre variante : connecteur accessible par carte CPU

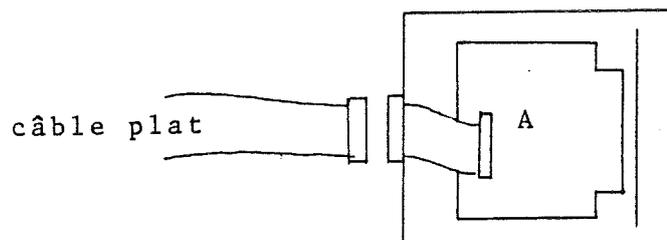


Le bus peut être celui du microprocesseur directement, ou de préférence après buffers.

L'avantage de cette solution est de ne pas imposer de matériel supplémentaire dans le SST.

CAS 2 - Carte interface résidente

prévoir l'adaptation à l'intérieur du système : dans ce cas, on raccorde directement la câble plat au SST.





PROPRIETE INDUSTRIELLE DE PROJECT ASSISTANCE