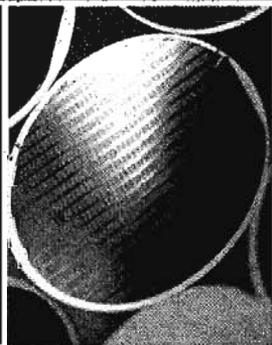
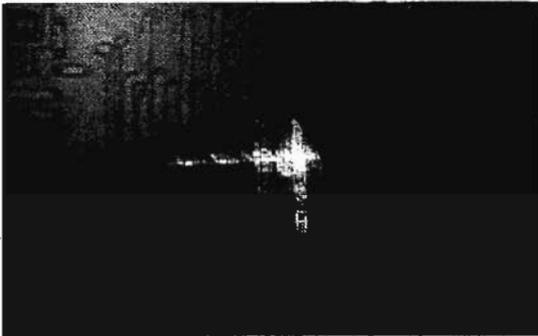
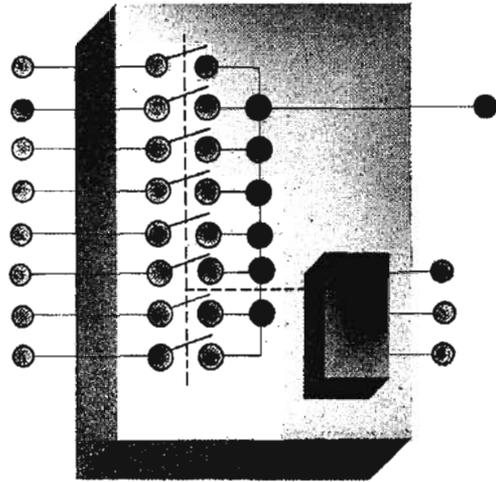




LES MULTIPLEXEURS ANALOGIQUES



La fonction « multiplexeur analogique »

Tout comme la fonction crée l'organe, les multiplexeurs analogiques ont été développés lors de l'apparition de cette fonction, liée principalement aux systèmes d'acquisition de données avec conversion digitale et calcul numérique. Les seuls utilisateurs de multiplexeurs analogiques étaient en effet il y a quinze ans les constructeurs de matériels audio et télécommunications ; cette fonction a maintenant fait son apparition dans la quasi-totalité des matériels militaires et industriels, et elle permet d'exploiter à fond les possibilités importantes de traitement d'un système digitalisé, en regroupant séquentiellement les diverses voies analogiques amenant les données. Les premiers multiplexeurs analogiques sont apparus en technologie hybride il y a une dizaine d'années, et ceux utilisés actuellement sont réalisés en technologie monolithique C-MOS pour la plupart d'entre-eux.

Cette fonction « Multiplexeur analogique » est tout à fait simple : elle doit permettre de sélectionner une voie analogique parmi 4, 8 ou 16, la sélection de la voie étant indiquée par un code logique binaire qui est décodé par le multiplexeur lui-même :

On peut par conséquent rapidement imaginer de quoi va être composé un multiplexeur ; en partant des entrées de commande logique de voie, on trouvera tout d'abord un interface destiné à réaliser l'adaptation entre le signal logique de commande dont le niveau pourra être compatible DTL, TTL, C-MOS ou autre, et la circuiterie logique interne du multiplexeur ; cette circuiterie interne est un décodeur binaire générant les signaux de commande nécessaires à la commutation de la voie analogique choisie ; chaque voie analogique comporte un ou plusieurs éléments agissant en commutateurs, le plus souvent constitués par des transistors MOS.

On signalera pour terminer qu'en plus de tout cela un circuit élaborant des tensions de référence est généralement présent, de façon à pouvoir reconnaître les niveaux standards électriques correspondant aux diverses familles logiques susceptibles d'être utilisées (TTL ou C-MOS le plus souvent).

Le schéma de la figure 1, représentant bien la fonction réalisée, passe toutefois sous silence un certain nombre de défauts pratiques générés par ces multiplexeurs. On citera entre autres des résistances à l'état passant non nulles sur les voies analogiques, et inversement des courants de fuite sur les voies théoriquement bloquées ; l'utilisation de semi-conducteurs va également poser le problème de leur protection contre les agressions de surtensions en provenance de l'extérieur ; enfin, bien que l'utilisation de semi-conducteurs ait là amélioré les performances de ce qui était disponible auparavant il se pose également le problème des temps de commutation, de blocage, d'ouverture avant fermeture, etc...

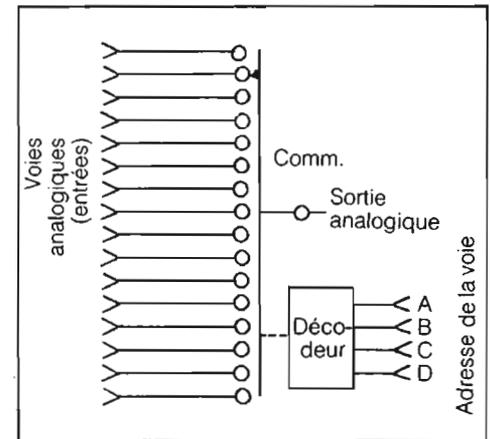


Figure 1

La technologie utilisée

On se doute que les éléments limitatifs des performances vont se trouver comme à l'accoutumé dans les parties analogiques, c'est-à-dire principalement les commutateurs, auxquels on demandera une basse résistance à l'état passant, une résistance aussi haute que possible à l'état bloqué, une vitesse de commutation la plus élevée possible, et une énergie consommée dans la commande la plus faible possible. Historiquement, les premiers multiplexeurs ont été réalisés à l'aide de petits relais à ampoule scellée (« reed ») ; si les performances étaient excellentes tant au point de vue résistances à l'état passant qu'à l'état bloqué, ce n'était pas le cas en vitesse et en consommation. Les premiers commutateurs réalisés en semi-conducteurs l'ont été en J-FET ; cependant, c'est l'utilisation de la technologie à transistors MOS complémentaires qui devait permettre les meilleures performances.

En effet, la technologie C-MOS offre des commutateurs qui présentent une résistance à l'état passant basse et stable (de l'ordre de 100 Ohms), une résistance à l'état bloqué très importante autorisant des courants de fuite très faibles (de l'ordre de quelques centaines de pA), et une vitesse de commutation intéressante (de l'ordre de quelques centaines de ns) ; de plus la consommation est très faible, et le commutateur reste opérationnel avec des tensions analogiques voisines de celles des alimentations. Enfin, il est tout à fait bi-directionnel, ce qui autorise la commutation de signaux positifs et négatifs, ainsi que l'utilisation « renversée » en dé-multiplexeur. Tous ces avantages sont cependant accompagnés par des inconvénients, et ces inconvénients ont été suffisants pour nécessiter la découverte et l'emploi de procédés de fabrication spéciaux pour s'en affranchir ; le plus gros de ceux-ci est le « latch-up », phénomène de verrouillage dû à la configuration pratique d'un commutateur C-MOS. Celui-ci possède en effet des transistors bipolaires parasites, polarisés en inverse en temps normal et par conséquent bloqués, mais qui peuvent devenir conducteurs si par exemple un point du circuit dépasse la tension d'alimentation ; deux phénomènes peuvent alors se produire : le dispositif est détruit à cause de la dissipation de puissance provoquée par des courants non limités passant par ces transistors parasites, ou même dans certaines configurations le dispositif se comporte comme un thyristor amorcé, et il faut alors couper les alimentations pour retourner à une situation normale, si bien entendu le dispositif n'a pas été détruit par la dissipation d'une puissance excessive.

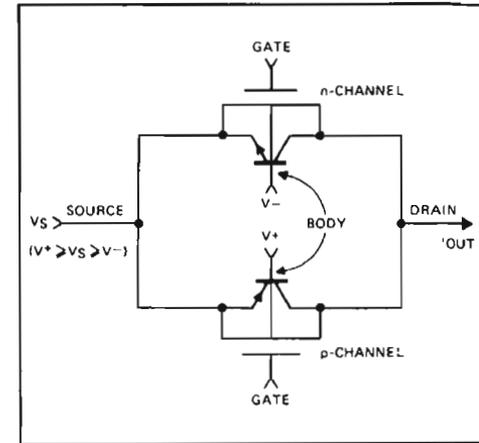


Figure 2

Le deuxième procédé s'appelle le C-MOS isolation de jonction à éléments flottants (Floating Body Junction Isolation C-MOS). Il consiste à rendre flottant le substrat du transistor MOS canal N, ce qui empêchera tout départ en latch-up provoqué par ce côté, et comme la protection n'est réalisée qu'à 50 %, maintenir le gain du transistor bipolaire parasite côté MOS canal P inférieur à 1. Cela a cependant quelques inconvénients, comme la réduction de la tension maximum de claquage source-drain, et par voie de conséquence de la tension analogique commutée; un tel procédé provoque aussi une augmentation des courants de fuite à l'état bloqué. Le troisième procédé s'appelle le C-MOS isolation diélectrique (Dielectric Isolation C-MOS), et c'est le procédé utilisé par Harris pour la fabrication de ses multiplexeurs. Dans ce procédé, la configuration MOS/Bipolaire vue précédemment n'existe plus, car un mur d'oxyde isole les parties responsables de cet effet thyristor. Ce procédé a en outre l'avantage de réduire sensiblement les courants de fuite, ainsi que les capacités parasites (vitesse de fonctionnement plus élevée). Enfin, ce procédé a prouvé une endurance aux radiations supérieure, (applications spatiales), ainsi qu'une très bonne tenue en température. Le deuxième défaut de la technologie C-MOS est sa sensibilité aux surtensions. Nous verrons plus loin comment ce problème peut être résolu (voir paragraphe 5: les protections à envisager).

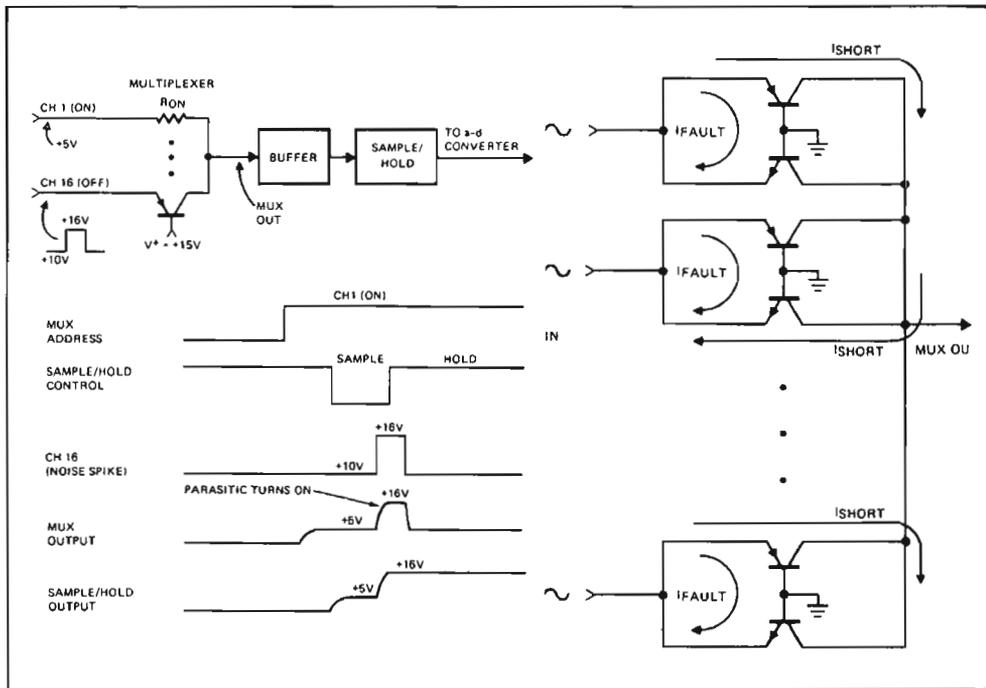


Figure 4

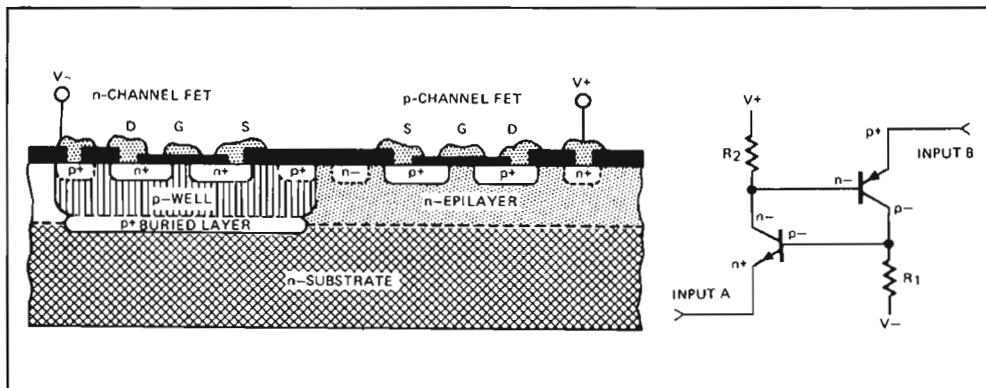


Figure 5

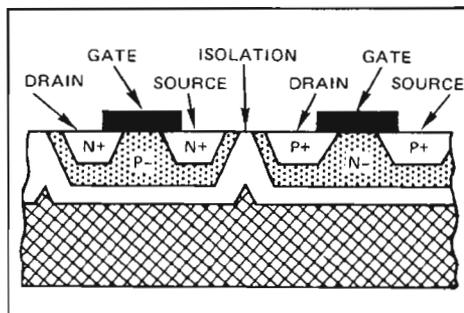


Figure 6

Les principaux paramètres

La question se pose maintenant de savoir comment on peut caractériser le fonctionnement d'un multiplexeur analogique, et quels sont les paramètres importants à prendre en compte.

Nous allons pour cela les passer en revue:

3-1) — Les paramètres à ne jamais dépasser (absolute maximum ratings): ces caractéristiques maximum correspondent aux valeurs que l'on peut appliquer (généralement une à la fois au maximum) sans observer de dégradation définitive du circuit intégré, mais sans pour autant garantir son bon fonctionnement pendant que ce paramètre est à son maximum autorisé (les valeurs garantissant le bon fonctionnement du circuit sont celles dites «d'utilisation»

—généralement appelées «electrical characteristics»—). Ces valeurs à ne jamais dépasser sont les suivantes:

- Les alimentations: cette valeur correspond à la tension maximum différentielle que l'on peut appliquer entre les points terminaux d'alimentation V_{cc+} et V_{cc-} ; cette valeur est liée à la tension maximum supportable sans claquage dans le circuit; cette valeur est maintenant portée à 44 V en ce qui concerne les multiplexeurs Harris.

- Les surtensions applicables aux autres points du multiplexeur: ces tensions peuvent être appliquées soit aux entrées de commande logique d'adresse de voie, soit sur les entrées de voies analogiques; elles sont généralement définies par rapport aux valeurs maximum d'alimentations vues ci-dessus, sous la forme $(V_{cc+}) + V$ et $(V_{cc-}) - V$; ces valeurs sont très importantes et vont conditionner la bonne tenue sans destruction du multiplexeur auquel on aura appliqué un transitoire superposé au signal analogique normal; ces valeurs sont de l'ordre de V_{cc} plus ou moins quelques Volts, sauf pour la série «A» de Harris qui pourra supporter V_{cc} plus ou moins 20 V sur les entrées analogiques.

- La dissipation maximale c'est la puissance maximale que l'on peut faire dissiper par le multiplexeur sans dépasser la température maximale au niveau jonctions (de l'ordre de 200 °C); cette puissance dissipée peut provenir des chutes ohmiques dans les commutateurs, ou pour la version «A» de Harris vue plus haut, de la chute ohmique dans le réseau de protection lors d'une surtension (nous reviendrons sur ce phénomène au chapitre «protections»).

3-2) — Les caractéristiques d'utilisation: celles-ci représentent les valeurs maxima ou minima garanties des paramètres suivants si l'on accepte de faire fonctionner le multiplexeur dans les conditions spécifiées:

- La plage du signal analogique: c'est l'étendue de la gamme de valeurs que pourra prendre le signal analogique commuté par chaque voie sans phénomènes perturbateurs notables (comme apparition de distorsions); de l'ordre généralement de $-15V$ à $+15V$.

- Ron, ou résistance à l'état passant: c'est la valeur maximum que pourra prendre à l'état passant la résistance d'un canal quelconque du multiplexeur; de l'ordre de quelques centaines d'Ohms.

- Delta Ron: c'est la valeur différentielle maximum de résistance entre canaux différents d'un même multiplexeur; n'est généralement spécifiée que dans le cas de multiplexeurs différentiels (voir paragraphe 4).

- Les différents courants de fuite: ces courants sont au nombre de trois; le premier, appelé I_s (off), est le courant circulant dans une entrée analogique, la dite entrée étant à l'état bloqué. Le deuxième, appelé I_d (off), est le courant circulant dans la sortie analogique, tous les canaux du multiplexeur étant à l'état bloqué. Le troisième, appelé I_d (on), est le courant circulant entre un canal, son entrée et sa sortie étant court-circuitées, et le reste du circuit. Ces courants de fuite sont généralement extrêmement faibles à 25 °C (quelques fractions de nA), mais peuvent atteindre quelques centaines de nA aux extrêmes de température.

- Les deltas courants de fuite: ils sont définis pour chacun des courants vus ci-dessus comme étant la différence maximum de ces courants entre canaux du multiplexeur.

- Les seuils logiques: bien connus des utilisateurs de circuits logiques, ils définissent les valeurs extrêmes à partir desquelles les états logiques sont reconnus par le multiplexeur; la plupart des multiplexeurs sont compatibles TTL et CMOS.

- Les temps de commutation: ils sont au nombre de quatre. Le temps d'accès est compris entre le moment où un canal est sélectionné par l'adresse et le moment où ce canal correspondant atteint 90 % de sa valeur finale. Le temps d'établissement est décompté en prenant la même base de départ que

le temps précédent, mais il dure jusqu'à l'établissement à moins de 0,1 ou 0,025 % de la valeur analogique finale. Le temps de coupure avant connexion représente le temps durant lequel aucun canal n'est connecté lorsque l'on change de canal. Enfin, le temps de validation est le temps s'écoulant entre la sélection du multiplexeur concerné et l'arrivée à 90 % du canal précédemment sélectionné. Ce temps est généralement un peu plus long que les précédents du fait de la mise en œuvre d'une logique interne de sélection plus complexe (de l'ordre de la microseconde).

- Le rapport d'isolement: exprimé en dB, il représente la qualité d'isolement d'un canal à l'état bloqué, et ce en dynamique (généralement fourni à 500 KHz). Ce rapport est de l'ordre de 80 dB pour des multiplexeurs réalisés en isolation diélectrique standards, mais peut atteindre 120 à 130 dB pour des multiplexeurs spécialement adaptés aux petits signaux tels que le HL-539 de Harris.

- Les capacités parasites: celles-ci sont au nombre de cinq. On définit généralement les capacités parasites d'entrées et de sortie, branchées entre chaque entrée et le commun, et entre la sortie et le commun; si les capacités d'entrées sont faibles (quelques pF), celle de sortie est beaucoup plus importante car elle provient de la mise en parallèle des capacités parasites de la sortie de chaque voie (plusieurs dizaines de pF). On définit aussi la capacité parasite de transfert, qui court-circuite chaque voie (quelques fractions de pF en isolation diélectrique). Les entrées digitales sont également pourvues d'une capacité parasite au commun (quelques pF). Enfin, la dernière de ces capacités parasites n'est pas définie en tant que capacité, mais elle est la cause du phénomène appelé «injection de charges»; cette capacité court-circuite en effet la grille de commande des commutateurs MOS des voies et leurs drains et sources; cette capacité va être responsable de l'injection sur chaque voie analogique de charges, qui seront exprimées en Coulombs (quelques fractions de pC pour un multiplexeur de bonne qualité).

- La diaphonie entre canaux: ce rapport exprimé en dB représente la faculté d'un canal d'agir sur son voisin (de l'ordre de -80 à -120 dB suivant les types).

3-3) — Enfin, sera également fournie la table de vérité de sélection de chaque canal.

Les différents types de multiplexages

Il est évident que la même approche ne doit pas être prise selon que les signaux analogiques à multiplexer seront de l'ordre du volt ou du millivolt; de même, l'éloignement des capteurs par rapport à la centrale de multiplexage imposera ou non de prendre des dispositions pour protéger les liaisons du bruit et des perturbations susceptibles d'apparaître. Il existe deux «écoles» du multiplexage :

4-1) — Le multiplexage asymétrique («single ended multiplexing») : Cette méthode a l'avantage d'être simple, mais elle ne présente pas de performances de fonctionnement énormes. Elle revient en gros à ne multiplexer que les «points chauds» des signaux analogiques à commuter, le retour (ou commun) restant connecté en permanence :

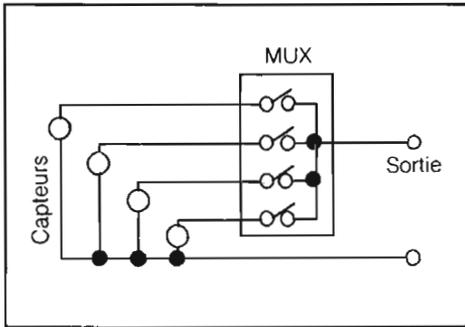


Figure 7

Elle a pour avantages de permettre des économies de câbles de liaison, puisqu'un seul câble «commun» sera nécessaire pour le retour de tous les capteurs; un haut niveau d'intégration sera également possible sur le multiplexeur lui-même (jusqu'à 16 voies par circuit intégré). Cependant, un grave inconvénient se manifeste avec ce système; en effet, l'impédance présentée par le conducteur «chaud» par rapport aux éléments environnants parasites (tels que câbles de distribution

d'alimentation 50 Hz) n'est pas la même que celle présentée par le conducteur de retour; en conséquence de quoi ce système va être relativement sensible aux inductions causées par exemple par les lignes de distribution d'énergie, et les générateurs les plus divers (y compris HF et même VHF tels qu'émetteurs, etc...). Si les signaux à multiplexer sont faibles, ou si les sources de ces signaux sont éloignées de la centrale de multiplexage, des perturbations extrêmement difficiles à empêcher vont se superposer aux signaux utiles; la seule solution connue avec ce système asymétrique pour s'en affranchir reste le blindage des câbles, le plus souvent imparfaitement efficace.

4-2) — Le multiplexage différentiel: c'est la solution qui doit être systématiquement retenue à chaque fois que l'on travaille avec des signaux faibles, ou alors si les sources de ces signaux sont éloignées. Ce multiplexage différentiel consiste à commuter à la fois le «point chaud» et le «commun» de chaque capteur, et à faire traiter l'information après multiplexage par un amplificateur différentiel, qui amplifiera les signaux différentiels (les signaux du capteur), et rejettera les signaux «vus» en mode commun (les parasites induits). En effet, les signaux parasites qui seront induits sur la ligne le seront de manière symétrique sur les deux fils :

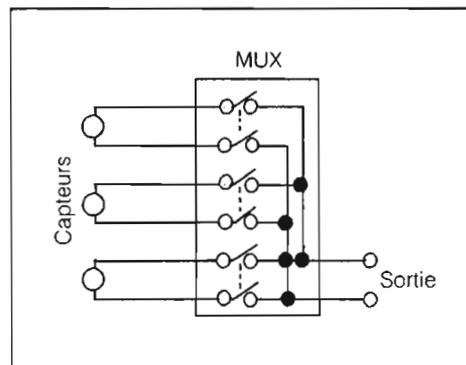


Figure 8

Les avantages de ce système sont un très bon comportement en signaux faibles, en lignes longues, avec pour inconvénients un niveau d'intégration divisé par deux par rapport au système asymétrique (car il faut maintenant 2 commutateurs actionnés simultanément par voie, ce qui donnera des multiplexeurs comportant au plus 8 canaux différentiels par circuit intégré), et un coût de ligne de transmission un peu plus élevé qu'en asymétrique (ceci n'est toutefois pas systématique, car un système différentiel bien construit peut souvent se passer de câbles blindés onéreux, et fonctionner sur simple paire torsadée).

4-3) — Les multiplexeurs intégrés existent par conséquent dans ces deux versions, appelés multiplexeurs asymétriques («single-ended Mux», par exemple 8 canaux), et multiplexeurs différentiels («differential Mux», par exemple 2x8 canaux). En ce qui concerne les multiplexeurs différentiels, il est à noter que la commande simultanée de 2 canaux doit être réalisée; ceci est bien sûr effectué par la logique interne du multiplexeur. Dernière remarque sur ces multiplexeurs différentiel: ils sont souvent caractérisés en deltas résistances à l'état passant ainsi qu'en deltas courants de fuite; ceci permet d'augmenter la précision que l'on peut en attendre, car le traitement par amplificateur différentiel permet d'obtenir les mêmes améliorations vis à vis des dégradations amenées par ces paramètres imparfaits qu'avec les perturbations induites sur les lignes de transmission.

Les protections d'entrées à envisager

Indépendamment des problèmes de latch-up vus au paragraphe 2, un autre défaut originel des circuits C-MOS était leur sensibilité aux tensions statiques, qui provoquait leur destruction par rupture d'isolement des oxydes ; des tensions statiques extrêmement élevées peuvent en effet apparaître à certains points de ces circuits du fait de la très haute impédance existant à ces points. Si d'un point de vue manipulation en test, assemblage de cartes, etc ... ces problèmes ont été très vite résolus par de petits réseaux internes de protection similaires à ceux utilisés sur les composants logiques C-MOS (comme la série C-MOS 4000 par exemple), la protection d'un multiplexeur dans un ensemble industriel pose des problèmes beaucoup plus ardues ; comment faire par exemple qu'un multiplexeur analogique monté sur un concentrateur de données sur avion ne se volatilise pas en cas de décharge orageuse proche, sachant que les faisceaux de câbles lui amenant les signaux des capteurs sont dans ce cas relativement longs, et se comportent comme de véritables « antennes à décharges électriques » ? Les protections à envisager sont de deux ordres : les surtensions d'entrée et les disparitions des tensions d'alimentation :

5-1) — Les surtensions d'entrée : on classera ici tous les phénomènes pouvant amener à appliquer aux entrées des tensions dangereuses du point de vue tenue en claquage, mais aussi départ en latch-up si celui-ci est possible. En ce qui concerne les multiplexeurs Harris, seul le premier point est à prendre en considération, car du fait de l'utilisation du procédé de fabrication en isolation diélectrique, tout phénomène de latch-up est impossible. Le réseau de protection généralement employé est montré ci-dessous :

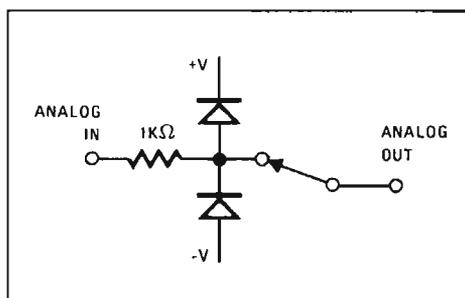


Figure 9

Il consiste en gros à écrêter la surtension aux bornes de l'entrée à protéger par deux diodes montées en inverse dans les alimentations, tout en limitant le courant circulant par ce chemin par une résistance montée en série dans l'entrée. Si ce système de protection est efficace, il faut souligner qu'il n'est pas très facile à mettre en œuvre dans une réalisation, tant au point de vue place requise pour l'implanter qu'au point de vue coût (en effet, des diodes Schottky, rapides et à faible courant de fuite, doivent la plupart du temps être utilisées).

C'est la raison pour laquelle Harris propose une version de multiplexeurs compatible broche à broche avec la version standard, version protégée dans laquelle le réseau ci-dessus est intégré. Les performances sont assez spectaculaires; en continu ce système de protection intégré permet de « tenir » jusqu'à 20 V au delà des alimentations (cette caractéristique est limitée à cette valeur par des considérations de dissipation du boîtier) ; par contre en cas de décharge haute tensions brève, plusieurs kilovolts seront supportés sans destruction par le multiplexeur, comme le montre le tableau ci-dessous, donnant les résultats obtenus (défauts) lors d'un test de stress haute tension sur 20 circuits ; 80 % ont survécu à 3,5 KV, et seulement un défaut est apparu en dessous de 2 KV :

RESULTS OF DIGITAL-INPUT PROTECTION TESTS (20 DIELECTRICALLY ISOLATED UNITS)	
STRESS STEP/VOLTS	FAILURES
500	0
1,000	0
1,500	0
2,000	1
2,500	0
3,000	3
3,500	0
4,000	3

Figure 10

Cette série de multiplexeurs « protégés » est réalisée par un procédé mixte C-MOS/Bipolaire permettant l'intégration de diodes rapides et à très faible courant de fuite :

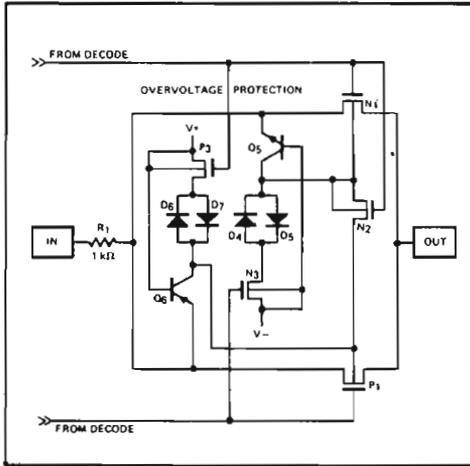


Figure 11

5-2) — La disparition des tensions d'alimentation : ce cas de figure peut arriver si les alimentations de l'ensemble de multiplexage sont différentes de celles faisant fonctionner les circuits générant les tensions analogiques à multiplexer. Il faut se rappeler dans ce cas qu'il risque de se passer deux choses :

- Tout d'abord la structure du transistor MOS, rappelée ci-dessous, fera qu'un courant important passera par le transistor bipolaire associé vers l'alimentation ; tout se passe donc comme si tous les canaux d'entrée se trouvaient court-circuités sur les alimentations défectueuses du système de multiplexage :

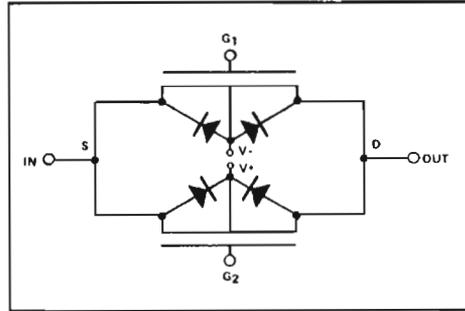


Figure 12

- Si le multiplexeur utilisé est sujet au latch-up, et si la coupure d'alimentations est suffisamment progressive, on aura toutes les chances, en plus du phénomène précédent, de voir ce multiplexeur partir en latch-up (une entrée devenant plus élevée qu'une alimentation) ; la protection dans ce cas est très délicate car il faut généralement interrompre les signaux d'entrée avant de reconnecter les alimentations pour revenir à un fonctionnement normal ; ce cas est cependant impossible avec un multiplexeur Harris du fait de sa fabrication en isolation diélectrique.

Signalons pour terminer que l'utilisation d'un multiplexeur « protégé » tel que vu plus haut permet également de s'affranchir de ce problème de protection contre les disparitions d'alimentations.

Pour éviter ce phénomène, il suffit de réaliser le montage ci-dessous ; le multiplexeur sera alors alimenté en cas de défaillance de ses alimentations par les signaux d'entrée les plus élevés, et le court-circuit entre canaux aura disparu :

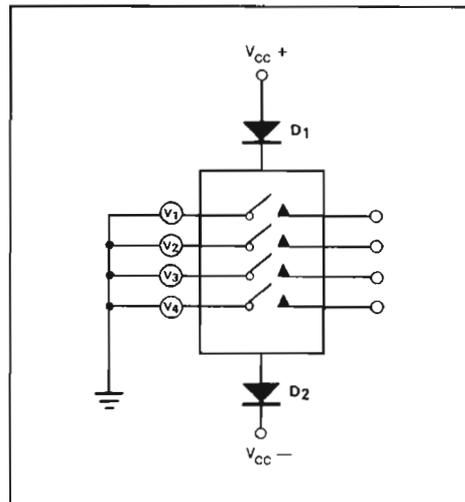


Figure 13

Le choix d'un multiplexeur

Les configurations le plus fréquentes des systèmes d'acquisition de données à voies analogiques multiplexées sont au nombre de deux : La configuration A est surtout utilisée lorsque des signaux de grande amplitude sont à multiplexer ; la configuration B est utilisée en cas de signaux faibles, ou si une correction préalable au multiplexage doit être effectuée (cas d'un convertisseur à gain fixe devant travailler avec des capteurs générant des signaux très différents).

Les différents multiplexeurs disponibles sont les multiplexeurs asymétriques, les multiplexeurs différentiels, les multiplexeurs spéciaux tels que multiplexeurs faibles signaux, ou multiplexeurs large bande dits « vidéo ». Pratiquement pour toutes ces catégories, il existe une version standard, et une version « protégée » sur les entrées. Chacune de ces versions existe en 2 ou 3 possibilités de nombre de canaux différents. Pour simplifier le choix de l'utilisateur, on se reportera au tableau ci-contre :

On pourra se reporter aux caractéristiques principales décrites dans les paragraphes suivants, et aussi au paragraphe 13 pour déterminer boîtiers disponibles, gammes de température, fiabilisations possibles.

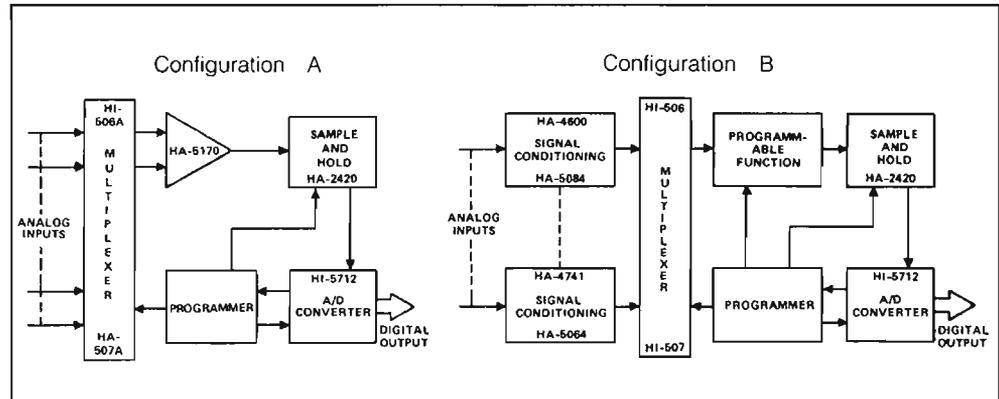


Figure 14

Canaux	4	4 diff	8	8 diff	16
Standard	–	HI-509	HI-508	HI-507	HI-506
Entrées protégées	–	HI-509 A	HI-508 A	HI-507 A	HI-506 A
Faibles signaux	–	HI-539	–	–	–
Vidéo	HI-524	–	–	–	–
Programmables		HI-518	HI-518	HI-516	HI-516

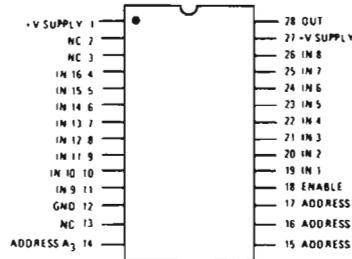
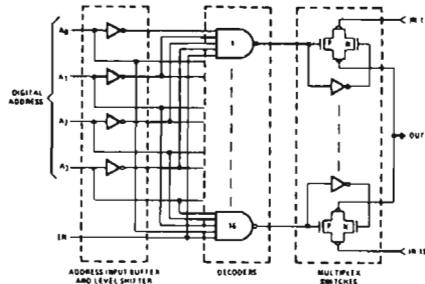
Les multiplexeurs standards (entrées non protégées)

Ces multiplexeurs, disponibles en 4 canaux différentiels (HI-509), 8 canaux asymétriques (HI-508), 8 canaux différentiels (HI-507) et 16 canaux asymétriques (HI-506), sont les versions standards de base de tout système de multiplexage ne nécessitant pas de protections aux

surtensions spéciales, c'est-à-dire tous systèmes de multiplexage travaillant principalement en local, sans contraintes de protection des lignes d'entrées. Leur emploi est par contre à déconseiller en environnements hostiles tels que centrales d'acquisition de données

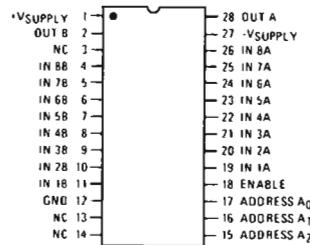
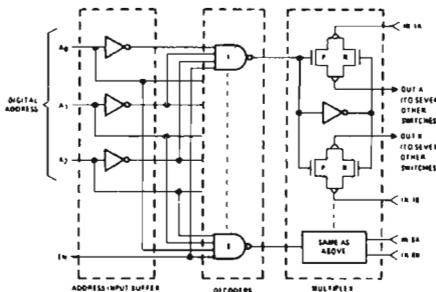
primaires en aéronautique, marine, télémétrie diverse ainsi que concentrateurs de données en milieu industriel fortement parasité ; on utilisera pour toutes ces applications les versions entrées protégées du paragraphe 8.

HI-506



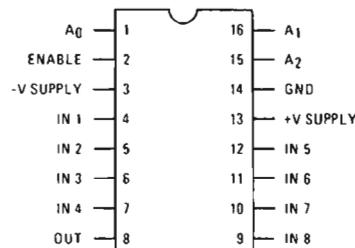
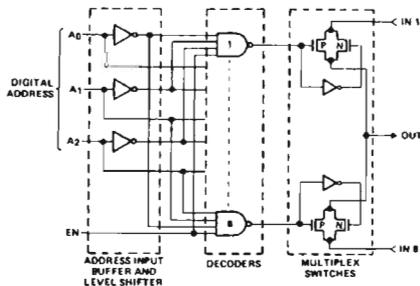
A ₃	A ₂	A ₁	A ₀	EN	"ON" CHANNEL
X	X	X	X	L	NONE
L	L	L	L	H	1
L	L	L	H	H	2
L	L	H	L	H	3
L	L	H	H	H	4
L	H	L	L	H	5
L	H	L	H	H	6
L	H	H	L	H	7
L	H	H	H	H	8
H	L	L	L	H	9
H	L	L	H	H	10
H	L	H	L	H	11
H	L	H	H	H	12
H	H	L	L	H	13
H	H	L	H	H	14
H	H	H	L	H	15
H	H	H	H	H	16

HI-507



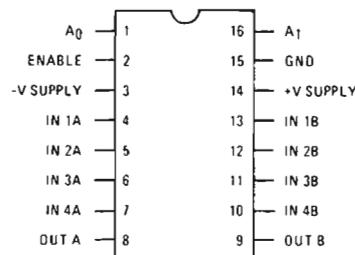
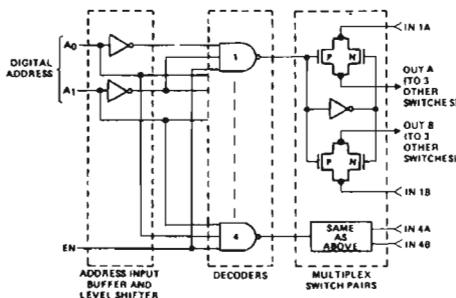
A ₂	A ₁	A ₀	EN	ON SWITCH PAIR
X	X	X	L	NONE
L	L	L	H	1
L	L	H	H	2
L	H	L	H	3
L	H	H	H	4
H	L	L	H	5
H	L	H	H	6
H	H	L	H	7
H	H	H	H	8

HI-508



A ₂	A ₁	A ₀	EN	"ON" CHANNEL
X	X	X	L	NONE
L	L	L	H	1
L	L	H	H	2
L	H	L	H	3
L	H	H	H	4
H	L	L	H	5
H	L	H	H	6
H	H	L	H	7
H	H	H	H	8

HI-509



A ₁	A ₀	EN	"ON" CHANNEL
X	X	L	NONE
L	L	H	1
L	H	H	2
H	L	H	3
H	H	H	4

Caractéristiques à ne jamais dépasser :

Alimentation Max : 44 V
 Surtensions sur entrées digitales :
 (V_{cc+}) + 4 V
 (V_{cc-}) - 4 V

Dissipation Max : 1200 mW
 Gamme de temp. disponibles : MIL, CIV
 Surtensions sur entrées analogiques :
 (V_{cc+}) + 2 V
 (V_{cc-}) - 2 V

Caractéristiques Electriques

(V_{cc} = + et 15 V, V_{ah} = + 2,4 V, V_{al} = + 0,8 V)

Les multiplexeurs à entrées protégées

HI-508/HI-509

PARAMETER	TEMP	HI-508/HI-509-2 -55°C to +125°C			HI-506/HI-507-5 0°C to +75°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS								
* V_S , Analog Signal Range	Full	-15		+15	-15		+15	V
* R_{ON} , On Resistance (Note 1)	+25°C Full		170	300 400		270	400 500	Ω Ω
* ΔR_{ON} , (Between Channels)	+25°C		6			6		%
* $I_S(OFF)$, Off Input Leakage Current	+25°C Full		0.03			0.03		nA nA
* $I_D(OFF)$, Off Output Leakage Current	+25°C Full Full Full		0.3	1500 250		1.0	1500 250	nA nA nA
* $I_D(ON)$, On Channel Leakage Current	+25°C Full Full Full		0.3	1500 250		1.0	1500 250	nA nA nA
DIGITAL INPUT CHARACTERISTICS								
V_{AL} , Input Low Threshold	Full			+0.8			+0.8	V
V_{AH} , Input High Threshold	Full	+2.4			+2.4			V
* I_A , Input Leakage Current (High or Low) (Note 2)	Full			1.0			5.0	μ A
SWITCHING CHARACTERISTICS								
t_A , Access Time	+25°C		300	1000		300		ns
t_{OPEN} , Break-Before-Make Delay	+25°C		80			80		ns
$t_{ON(EN)}$, Enable Delay (ON)	+25°C		300	1000		300		ns
$t_{OFF(EN)}$, Enable Delay (OFF)	+25°C		300	1000		300		ns
Settling Time (0.1%) (0.025%)	+25°C +25°C		1.2 2.4			1.2 2.4		μ s μ s
"Off Isolation" (Note 3)	+25°C		75			75		dB
$C_S(OFF)$, Channel Input Capacitance	+25°C		4			4		pF
$C_D(OFF)$, Channel Output Capacitance	+25°C +25°C		44 22			44 22		pF pF
C_A , Digital Input Capacitance	+25°C		2.2			2.2		pF
$C_{DS(OFF)}$, Input to Output Capacitance	+25°C		0.08			0.08		pF
POWER REQUIREMENTS								
* I_+ , Current Pin 1 (Note 4)	Full		1.7	3.0		3.4	5.0	mA
* I_- , Current Pin 27 (Note 4)	Full		0.4	1.0		0.8	2.0	mA
* I_+ , Standby (Note 5)	Full		1.7	3.0		3.4	5.0	mA
* I_- , Standby (Note 5)	Full		0.4	1.0		0.8	2.0	mA

NOTES: 1. $V_{OUT} = \pm 10V$, $I_{OUT} = -1mA$
 2. Digital Inputs are Mos Gates. Typical Leakage Less Than 1nA.
 3. $V_{EN} = 0.8V$, $R_L = 1K$, $C_L = 28pF$, $V_S = 7V_{RMS}$, $f = 500kHz$.
 4. $V_{EN} = 4.0V$, All $V_A = 4.0V$
 5. $V_{EN} = 0V$, All $V_A = 0V$
 6. If Analog Input Overvoltage Conditions are Anticipated, Use of HI-508A/507A Protected Multiplexers is Recommended. See HI-506A/507A Data Sheet

HI-506/HI-507

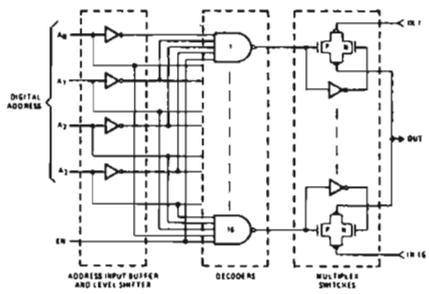
PARAMETER	TEMP	HI-508/HI-509-2 -55°C to +125°C			HI-508/HI-509-5 0°C to +70°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS								
V_S , Analog Signal Range	Full	-15		+15	-15		+15	V
R_{ON} , On Resistance	+25°C Full		180 230	300 400		180 230	400 500	Ω Ω
ΔR_{ON} , Any Two Channels	+25°C		5			5		%
$I_S(OFF)$, Off Input Leakage Current (Note 2)	+25°C Full			10 50			10 50	nA nA
$I_D(OFF)$, Off Output Leakage Current	+25°C Full Full Full			10 100		10 100	200 100	nA nA nA
$I_D(ON)$, On Channel Leakage Current	+25°C Full Full Full			10 100		10 100	200 100	nA nA nA
$I_{D(FF)}$, Differential Off Output Leakage Current (HI-509 Only)	+25°C Full		1 5	5 50		1 5	5 50	nA nA
DIGITAL INPUT CHARACTERISTICS								
V_{AH} , High Threshold	Full	2.4			2.4			V
V_{AL} , Low Threshold	Full			0.8			0.8	V
I_A , Input Leakage Current (High or Low) (Note 3)	Full			1			1	μ A
SWITCHING CHARACTERISTICS								
t_A , Access (Transition) Time	+25°C Full		220	500 1000		220	1000	ns ns
t_{OPEN} , Break-Before-Make Interval	+25°C		70			70		ns
$t_{ON(EN)}$, Enable Turn-On	+25°C		210			210		ns
$t_{OFF(EN)}$, Enable Turn-Off	+25°C		180			180		ns
t_S , Settling Time to 0.1% to 0.01%	+25°C +25°C		360 600			360 800		ns ns
Off Isolation (Note 4)	+25°C		68			68		dB
$C_S(OFF)$, Channel Input Capacitance	+25°C		5			5		pF
$C_D(OFF)$, Channel Output Capacitance	+25°C		21			21		pF
C_A , Digital Input Capacitance	+25°C		3			3		pF
$C_{DS(OFF)}$, Input to Output Capacitance	+25°C		.08			.08		pF
POWER REQUIREMENTS								
I_+ , Positive Supply Current (Note 5)	Full			2			2	mA
I_- , Negative Supply Current (Note 5)	Full			1			1	mA
P_D , Power Dissipation	Full			45			45	mW

NOTES: 1. Absolute maximum ratings are limiting values, applied individually, beyond which the serviceability of the circuit may be impaired. Functional operation under any of these conditions is not necessarily implied.
 2. Ten nanoamps is the practical limit for high speed measurement in the production test environment. Actually, t_S (off) is below 100pA for most devices, at 25°C.
 3. Digital input leakage is primarily due to the clamp diodes (see Schematic). Typical leakage is less than 1nA at 25°C.
 4. $V_{EN} = 0.8V$, $R_L = 1K$, $C_L = 15pF$, $V_S = 7V_{RMS}$, $f = 500kHz$. Worst case isolation occurs on channel 4 (HI-508) and channels 4, 8 (HI-509), due to proximity of the output pins.
 5. $V_{EN} = 0V$ or $5V$. All $V_A = 0$.
 6. If an overvoltage condition is anticipated (analog input exceeds either power supply voltage), the HARRIS HI-508A/509A multiplexers are recommended.

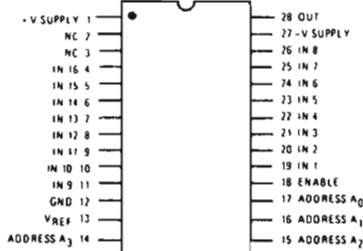
Cette série, broche à broche compatible avec la série précédente, comporte une version 4 canaux différentiels (HI-590 A), 8 canaux asymétriques (HI-508 A), 8 canaux différentiels (HI-507 A) et 16 canaux asymétriques (HI-506 A). L'emploi de cette série à entrées protégées contre des surtensions pouvant aller jusqu'à 20 V permanents au-delà des

alimentations, et de plusieurs KiloVolts en transitoires, est fortement conseillé dans toutes les applications « dures » de l'acquisition de données ; celles-ci comprennent entre autres les centrales de concentration de données analogiques aéronautiques, marines, militaires telles que systèmes de télémétrie, ainsi que les applications industrielles en milieu

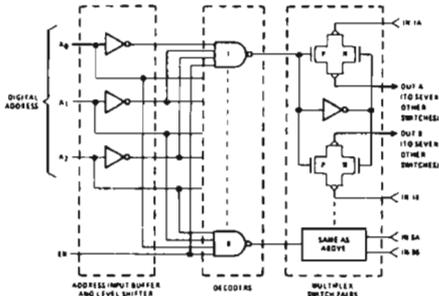
fortement parasité. Il est toutefois à noter que le réseau de protection intégré augmente légèrement la résistance à l'état passant ainsi que le temps d'établissement. Cette série garantira une tenue fiable aussi bien en cas de surtension transitoire qu'en cas de disparition de l'alimentation du multiplexeur, les signaux analogiques restant présents sur les entrées.



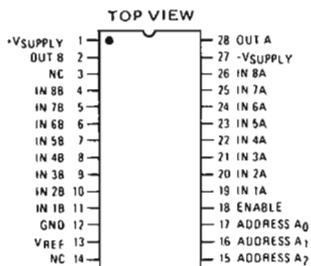
HI-506A



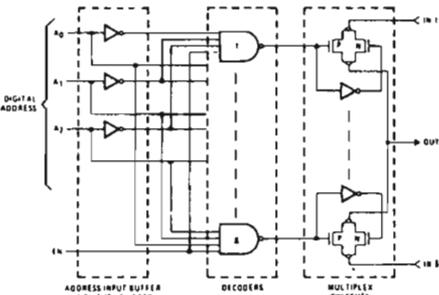
A ₃	A ₂	A ₁	A ₀	EN	"ON" CHANNEL
X	X	X	X	L	NONE
L	L	L	L	H	1
L	L	L	H	H	2
L	L	H	L	H	3
L	L	H	H	H	4
L	H	L	L	H	5
L	H	L	H	H	6
L	H	H	L	H	7
L	H	H	H	H	8
H	L	L	L	H	9
H	L	L	H	H	10
H	L	H	L	H	11
H	L	H	H	H	12
H	H	L	L	H	13
H	H	L	H	H	14
H	H	H	L	H	15
H	H	H	H	H	16



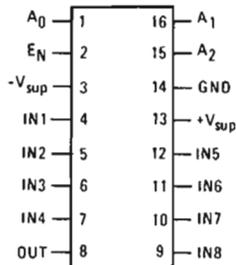
HI-507A



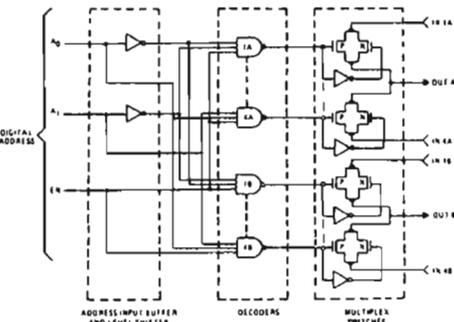
A ₂	A ₁	A ₀	EN	ON SWITCH PAIR
X	X	X	L	NONE
L	L	L	H	1
L	L	H	H	2
L	H	L	H	3
L	H	H	H	4
H	L	L	H	5
H	L	H	H	6
H	H	L	H	7
H	H	H	H	8



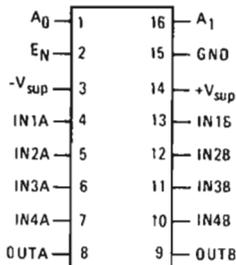
HI-508A



A ₂	A ₁	A ₀	EN	"ON" CHANNEL
X	X	X	L	NONE
L	L	L	H	1
L	L	H	H	2
L	H	L	H	3
L	H	H	H	4
H	L	L	H	5
H	L	H	H	6
H	H	L	H	7
H	H	H	H	8



HI-509A



A ₁	A ₀	EN	ON SWITCH PAIR
X	X	L	NONE
L	L	H	1
L	H	H	2
H	L	H	3
H	H	H	4

Caractéristiques à ne jamais dépasser :

Alimentation Max : 44 V
 Surtensions sur entrées digitales :
 (V_{cc+}) + 4 V
 (V_{cc-}) - 4 V

Dissipation Max : 1200 mW
 Gammes de temp. disponibles : MIL, CIV
 Surtensions sur entrées analogiques :
 (V_{cc+}) + 20 V
 (V_{cc-}) - 20 V

Caractéristiques Electriques

(V_{cc} = + et - 15 V, V_{ah} = + 4,0 V, V_{al} = +0,8 V)

Les multiplexeurs programmables

HI-506A/HI-507A

PARAMETER	TEMP	-55°C to +125°C			0°C to +75°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS								
V _S , Analog Signal Range	Full	-15		+15	-15		+15	V
R _{ON} , On Resistance (Note 1)	+25°C		620	750		620	750	Ω
	Full		770	1,000		700	1,000	Ω
I _S (OFF), Off Input Leakage Current	+25°C		0.01			0.01		nA
	Full		0.38	50		0.38	50	nA
I _D (OFF), Off Output Leakage Current	+25°C		0.035			0.035		nA
	Full		0.48	100		0.48	100	nA
I _D (ON), On Channel Leakage Current	+25°C		0.04			0.04		nA
	Full		0.58	100		0.58	100	nA
DIGITAL INPUT CHARACTERISTICS								
V _{AL} Input Low Threshold (TTL)	Full			0.8			0.8	V
V _{AH} Input High Threshold (TTL)	Full	2.4			2.4			V
V _{AL} Input Low Threshold (CMOS)	Full			0.3V _{DD}			0.3V _{DD}	V
V _{AH} Input High Threshold (CMOS)	Full	0.7V _{DD}			0.7V _{DD}			V
I _{AH} Input Leakage Current (High)	Full		0.05	1		0.05	1	μA
I _{AL} Input Leakage Current (Low)	Full		4	25		4	25	μA
SWITCHING CHARACTERISTICS								
t _A , Access Time	+25°C		100	150		100	150	ns
	Full		120	200		120	200	ns
t _{OPEN} , Break before make delay	+25°C		20			20		ns
t _{ON} (EN), Enable Delay (IN)	+25°C		100	150		100		ns
t _{OFF} (EN), Enable Delay (OFF)	+25°C		80	125		80		ns
Settling Time (0.1%)	+25°C		250			250		ns
	+25°C		800			800		ns
Charge Injection (Note 2)	+25°C		0.33			0.33		pC
Off Isolation (Note 3)	+25°C		90			90		dB
C _S (OFF), Channel Input Capacitance	+25°C		2.5			2.5		pF
C _O (OFF), Channel Output Capacitance	+25°C		18			18		pF
C _A , Digital Input Capacitance	+25°C		5			5		pF
C _{DS} (OFF), Input to Output Capacitance	+25°C		0.02			0.02		pF
POWER REQUIREMENTS								
P _D , Power Dissipation	Full		525			525		mW
I [*] , Current (Note 4)	Full		17.5	25		17.5	30	mA
I [*] , Current (Note 4)	Full		17.5	25		17.5	30	mA
I [*] , Standby (Note 5)	Full		17.0	25		17.0	30	mA
I [*] , Standby (Note 5)	Full		17.0	25		17.0	30	mA

- NOTES:
 1. V_{IN} = ±10V, I_{OUT} = -100μA
 2. V_{IN} = 0V, C_L = 100pF, Enable Input pulse = 3V, f = 500kHz
 3. V_{EN} = 0.8V, V_S = 3V_{RMS}, f = 100kHz, C_L = 40pF, R_L = 1k, Pin 3 grounded
 4. V_{EN} = +2.4V
 5. V_{EN} = 0.8V
 6. V_{DD}/L_S Pin = Open or Grounded for TTL Compatibility. V_{DD}/L_S Pin = V_{DD} for CMOS Compatibility.

HI-508A/HI-509A

PARAMETER	TEMP	-55°C to +125°C			0°C to +75°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS								
V _S Analog Signal Range	Full	-15		+15	-15		+15	V
R _{ON} On Resistance (Note 1)	+25°C		480	750		480	750	Ω
	Full		700	1000		700	1000	Ω
I _S (OFF) Off Input Leakage Current	+25°C		0.05			0.05		nA
	Full		0.60	50		0.60	50	nA
I _D (OFF) Off Output Leakage Current	+25°C		0.10			0.10		nA
	Full		0.30	50		0.30	50	nA
I _D (ON) On Channel Leakage Current	+25°C		0.10			0.10		nA
	Full		0.30	50		0.30	50	nA
DIGITAL INPUT CHARACTERISTICS								
V _{AL} Input Low Threshold (TTL)	Full			0.8			0.8	V
V _{AH} Input High Threshold (TTL)	Full	2.4			2.4			V
V _{AL} Input Low Threshold (CMOS)	Full			0.3V _{DD}			0.3V _{DD}	V
V _{AH} Input High Threshold (CMOS)	Full	0.7V _{DD}			0.7V _{DD}			V
I _{AH} Input Leakage Current (High)	Full		0.05	1		0.05	1	μA
I _{AL} Input Leakage Current (Low)	Full		4	20		4	20	μA
SWITCHING CHARACTERISTICS								
t _A , Access Time	+25°C		80	125		80	125	ns
	Full		110	150		110	150	ns
t _{OPEN} , Break before make Delay	+25°C		20			20		ns
t _{ON} (EN), Enable Delay (ON)	+25°C		80	150		80	150	ns
t _{OFF} (EN), Enable Delay (OFF)	+25°C		60	125		60	125	ns
Settling Time (0.1%)	+25°C		250			250		ns
	+25°C		800			800		ns
Charge Injection (Note 2)	+25°C		0.3			0.3		pC
Off Isolation (Note 3)	+25°C		86			86		dB
C _S (OFF) Channel Input Capacitance	+25°C		1.9			1.9		pF
C _O (OFF) Channel Output Capacitance	+25°C		10			10		pF
C _A , Digital Input Capacitance	+25°C		3			3		pF
C _{DS} (OFF) Input to Output Capacitance	+25°C		0.02			0.02		pF
POWER REQUIREMENTS								
P _D , Power Dissipation	Full		360	450		360	540	mW
I [*] , Current (Note 4)	Full		12	15		12	18	mA
I [*] , Current (Note 4)	Full		12	15		12	18	mA
I [*] , Standby (Note 5)	Full		11.5	15		11.5	18	mA
I [*] , Standby (Note 5)	Full		11.5	15		11.5	18	mA

- NOTES:
 1. V_{IN} = ±10V, I_{OUT} = -100μA
 2. V_{IN} = 0V, C_L = 100pF, Enable Input pulse = 3V, f = 500kHz
 3. V_{EN} = 0.8V, V_S = 3V_{RMS}, f = 600kHz, C_L = 40pF, R_L = 1k. Due to the pin to pin capacitance between IN B/A/B (Pin 3) and Out B (Pin 2) channel, B/A/B exhibits 60dB of Off Isolation under the above test conditions.
 4. V_{EN} = +2.4V
 5. V_{EN} = 0.8V
 6. V_{DD}/L_S Pin = Open or grounded for TTL compatibility. V_{DD}/L_S Pin = V_{DD} for CMOS compatibility.

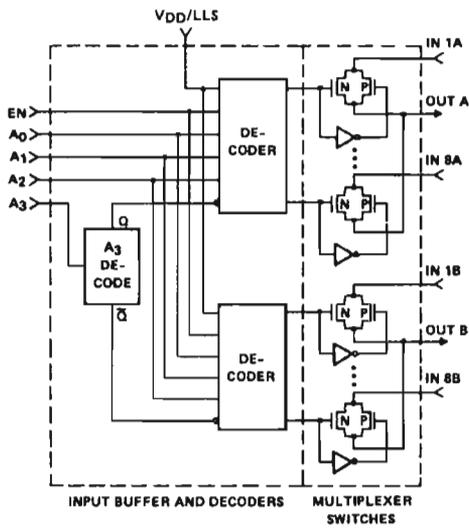
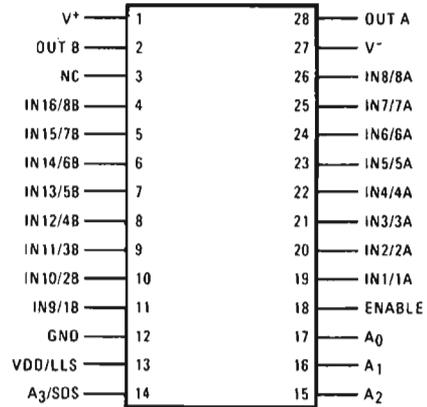
Cette série de multiplexeurs analogiques diffère des séries précédentes par le fait que la configuration présentée par chacun des types est programmable ; en effet, le même multiplexeur sera un 16 voies asymétriques ou un 8 voies différentielles selon l'état d'une entrée logique de sélection. Cette possibilité permet de mieux exploiter la partie Hardware de certains systèmes. De

plus, cette série présente à la fois un temps d'accès et un temps de positionnement plus courts d'environ 150 ns par rapport à la série standard HI-506 à HI-509. Les configurations offertes sont un multiplexeur 16 voies asymétriques ou 8 voies différentielles, le HI-516, et un multiplexeur 8 voies asymétriques ou 4 voies différentielles, le HI-518. Ces versions sont donc à utiliser chaque fois que l'on désire

changer par Software la configuration d'acquisition d'un système, ou lorsque des problèmes de temps d'acquisition se posent. Cette série ne présente toutefois pas les protections d'entrées analogiques offertes par les versions « A » vues précédemment, et on évitera par conséquent son emploi dans les conditions où des transitoires élevées seraient susceptibles d'apparaître sur les entrées.

HI-516

TOP VIEW



A ₃	Q	\bar{Q}
H	H	L
L	L	H
V ⁻	L	L

HI-516 USED AS A 16-CHANNEL MULTIPLEXER OR 8 CHANNEL DIFFERENTIAL MULTIPLEXER *

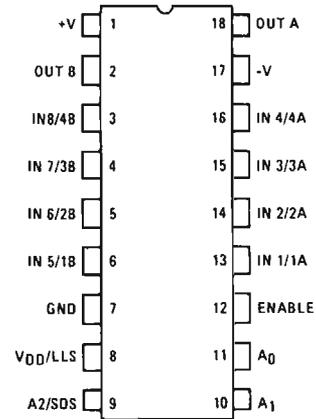
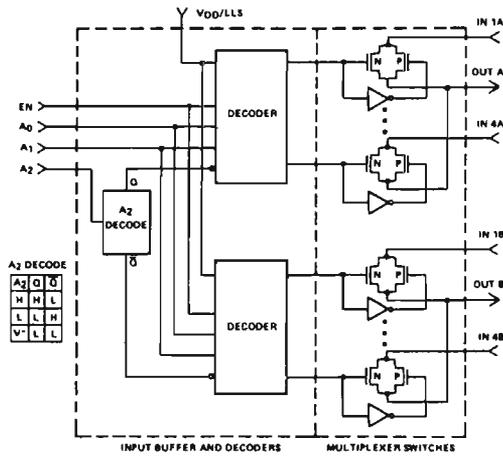
USE A ₃ AS DIGITAL ADDRESS INPUT					ON CHANNEL TO	
ENABLE	A ₃	A ₂	A ₁	A ₀	OUT A	OUT B
L	X	X	X	X	NONE	NONE
H	L	L	L	L	1A	NONE
H	L	L	L	H	2A	NONE
H	L	L	H	L	3A	NONE
H	L	L	H	H	4A	NONE
H	L	H	L	L	5A	NONE
H	L	H	L	H	6A	NONE
H	L	H	H	L	7A	NONE
H	L	H	H	H	8A	NONE
H	H	L	L	L	NONE	1B
H	H	L	L	H	NONE	2B
H	H	L	H	L	NONE	3B
H	H	L	H	H	NONE	4B
H	H	H	L	L	NONE	5B
H	H	H	L	H	NONE	6B
H	H	H	H	L	NONE	7B
H	H	H	H	H	NONE	8B

HI-516 USED AS A DIFFERENTIAL 8-CHANNEL MULTIPLEXER

A ₃ CONNECT TO V ⁻ SUPPLY				ON CHANNEL TO	
ENABLE	A ₂	A ₁	A ₀	OUT A	OUT B
L	X	X	X	NONE	NONE
H	L	L	L	1A	1B
H	L	L	H	2A	2B
H	L	H	L	3A	3B
H	L	H	H	4A	4B
H	H	L	L	5A	5B
H	H	L	H	6A	6B
H	H	H	L	7A	7B
H	H	H	H	8A	8B

* For 16-Channel single-ended function, tie 'out A' to 'out B', for dual 8-channel function use the A₃ address pin to select between MUX A and MUX B, where MUX A is selected with A₃ low.

HI-518



HI-518 USED AS DIFFERENTIAL 4 CHANNEL MULTIPLEXER

A ₂ CONNECT TO V ⁻ SUPPLY			ON CHANNEL TO	
ENABLE	A ₁	A ₀	OUT A	OUT B
L	X	X	NONE	NONE
H	L	L	1A	1B
H	L	H	2A	2B
H	H	L	3A	3B
H	H	H	4A	4B

HI-518 USED AS 8 CHANNEL MULTIPLEXER OR 4 CHANNEL DIFFERENTIAL MULTIPLEXER

USE A ₂ AS DIGITAL ADDRESS INPUT				ON CHANNEL TO	
ENABLE	A ₂	A ₁	A ₀	OUT A	OUT B
L	X	X	X	NONE	NONE
H	L	L	L	1A	NONE
H	L	L	H	2A	NONE
H	L	H	L	3A	NONE
H	L	H	H	4A	NONE
H	H	L	L	NONE	1B
H	H	L	H	NONE	2B
H	H	H	L	NONE	3B
H	H	H	H	NONE	4B

Caractéristiques à ne jamais dépasser :

Alimentation Max : 33 V
 Surtensions sur entrées digitales :
 (V_{cc} +) + 2 V
 (V_{cc} -) - 2 V

Dissipation Max : 1200 mW
 Gammes de température disponibles :
 MIL, CIV

Surtensions sur entrées analogiques :
 (V_{cc} +) + 2 V
 (V_{cc} -) - 2 V

Caractéristiques Electriques

(V_{cc} = + et - 15 V, V_{ah} = 2,4 V,
 V_{al} = 0,8 V)

Les multiplexeurs spéciaux

HI-516									HI-518								
PARAMETER	TEMP	-55°C to +125°C			0°C to +75°C			UNITS	PARAMETER	TEMP	-55°C to +125°C			0°C to +75°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX				MIN	TYP	MAX	MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS									ANALOG CHANNEL CHARACTERISTICS								
V _S , Analog Signal Range	Full	-15		+15	-15		+15	V	V _S Analog Signal Range	Full	-15		+15	-15		+15	V
R _{ON} , On Resistance (Note 1)	+25°C		620	750		620	750	Ω	R _{ON} On Resistance (Note 1)	+25°C		480	750		480	750	Ω
	Full		770	1,000		700	1,000	Ω		Full		700	1000		700	1000	Ω
I _S (OFF), Off Input Leakage Current	+25°C		0.01			0.01		nA	I _S (OFF) Off Input Leakage Current	+25°C		0.05			0.05		nA
	Full		0.38	50		0.38	50	nA		Full		0.60	50		0.60	50	nA
I _D (OFF), Off Output Leakage Current	+25°C		0.035			0.035		nA	I _D (OFF) Off Output Leakage Current	+25°C		0.10			0.10		nA
	Full		0.48	100		0.48	100	nA		Full		0.30	50		0.30	50	nA
I _D (ON), On Channel Leakage Current	+25°C		0.04			0.04		nA	I _D (ON) On Channel Leakage Current	+25°C		0.10			0.10		nA
	Full		0.56	100		0.56	100	nA		Full		0.30	50		0.30	50	nA
DIGITAL INPUT CHARACTERISTICS									DIGITAL INPUT CHARACTERISTICS								
V _{AL} Input Low Threshold (TTL)	Full			0.8			0.8	V	V _{AL} Input Low Threshold (TTL)	Full			0.8			0.8	V
V _{AH} Input High Threshold (TTL)	Full	2.4			2.4			V	V _{AH} Input High Threshold (TTL)	Full	2.4			2.4			V
V _{AL} Input Low Threshold (CMOS)	Full			0.3V _{DD}			0.3V _{DD}	V	V _{AL} Input Low Threshold (CMOS)	Full			0.3V _{DD}			0.3V _{DD}	V
V _{AH} Input High Threshold (CMOS)	Full	0.7V _{DD}			0.7V _{DD}			V	V _{AH} Input High Threshold (CMOS)	Full	0.7V _{DD}			0.7V _{DD}			V
I _{AH} Input Leakage Current (High)	Full		0.05	1		0.05	1	μA	I _{AH} Input Leakage Current (High)	Full		0.05	1		0.05	1	μA
I _{AL} Current (Low)	Full		4	25		4	25	μA	I _{AL} Input Leakage Current (Low)	Full		4	20		4	20	μA
SWITCHING CHARACTERISTICS									SWITCHING CHARACTERISTICS								
t _A , Access Time	+25°C		100	150		100	150	ns	t _A , Access Time	+25°C		80	125		80	125	ns
	Full		120	200		120	200	ns		Full		110	150		110	150	ns
t _{OPEN} , Break before make delay	+25°C		20			20		ns	t _{OPEN} , Break before make Delay	+25°C		20			20		ns
t _{ON} (EN), Enable Delay (IN)	+25°C		100	150		100	150	ns	t _{ON} (EN), Enable Delay (ON)	+25°C		80	150		80	150	ns
t _{OFF} (EN), Enable Delay (OFF)	+25°C		80	125		80	125	ns	t _{OFF} (EN), Enable Delay (OFF)	+25°C		60	125		60	125	ns
Settling Time (0.1%)	+25°C		250			250		ns	Settling Time (0.1%)	+25°C		250			250		ns
	+25°C		800			800		ns		+25°C		800			800		ns
Charge Injection (Note 2)	+25°C		0.33			0.33		pC	Charge Injection (Note 2)	+25°C		0.3			0.3		pC
Off Isolation (Note 3)	+25°C		90			90		dB	Off Isolation (Note 3)	+25°C		86			86		dB
C _S (OFF), Channel Input Capacitance	+25°C		2.5			2.5		pF	C _S (OFF) Channel Input Capacitance	+25°C		1.9			1.9		pF
C _D (OFF), Channel Output Capacitance	+25°C		18			18		pF	C _D (OFF) Channel Output Capacitance	+25°C		10			10		pF
C _A , Digital Input Capacitance	+25°C		5			5		pF	C _A , Digital Input Capacitance	+25°C		3			3		pF
C _D (OFF), Input to Output Capacitance	+25°C		0.02			0.02		pF	C _D (OFF) Input to Output Capacitance	+25°C		0.02			0.02		pF
POWER REQUIREMENTS									POWER REQUIREMENTS								
P _D , Power Dissipation	Full		525			525		mW	P _D , Power Dissipation	Full		360	450		360	540	mW
I ⁺ , Current (Note 4)	Full		17.5	25		17.5	30	mA	I ⁺ , Current (Note 4)	Full		12	15		12	18	mA
I ⁻ , Current (Note 4)	Full		17.5	25		17.5	30	mA	I ⁻ , Current (Note 4)	Full		12	15		12	18	mA
I ⁺ , Standby (Note 5)	Full		17.0	25		17.0	30	mA	I ⁺ , Standby (Note 5)	Full		11.5	15		11.5	18	mA
I ⁻ , Standby (Note 5)	Full		17.0	25		17.0	30	mA	I ⁻ , Standby (Note 5)	Full		11.5	15		11.5	18	mA

NOTES:

- V_{IN} = ±10V, I_{OUT} = -100μA
- V_{IN} = 0V, C_L = 100pF, Enable input pulse = 3V, f = 500kHz
- V_{EN} = 0.8V, V_S = 3VRMS, f = 500kHz, C_L = 40pF, R_L = 1k, Pin 3 grounded
- V_{EN} = +2.4V
- V_{EN} = 0.8V
- V_{DD}/LLS Pin = Open or Grounded for TTL Compatibility
V_{DD}/LLS Pin = V_{DD} for CMOS Compatibility

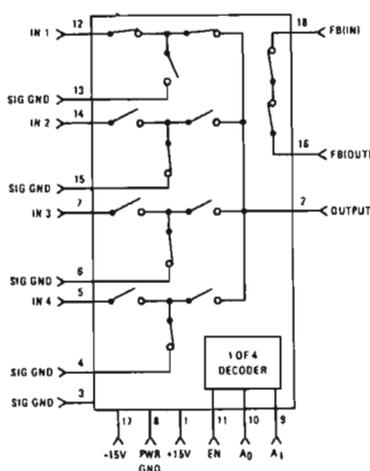
NOTES:

- V_{IN} = ±10V, I_{OUT} = -100μA
- V_{IN} = 0V, C_L = 100pF, Enable input pulse = 3V, f = 500kHz
- V_{EN} = 0.8V, V_S = 3VRMS, f = 500kHz, C_L = 40pF, R_L = 1k. Due to the pin to pin capacitance between IN 8/4B (Pin 3) and Out B (Pin 2) channel 8/4B exhibits 60dB of Off Isolation under the above test conditions.
- V_{EN} = +2.4V
- V_{EN} = 0.8V
- V_{DD}/LLS Pin = Open or grounded for TTL compatibility.
V_{DD}/LLS Pin = V_{DD} for CMOS compatibility.

Les multiplexeurs suivants sont à utiliser dans des cas bien précis : l'un est plus particulièrement destiné au multiplexage de signaux très rapides comme les signaux vidéo, et l'autre a été conçu spécialement pour les multiplexage des signaux faibles. Le HI-524 est un multiplexeur de signaux rapides (vidéo ou HF), qui présente une bande passante à -3 dB d'au moins 20 MHz ; il se présente sous la forme d'un multiplexeur 4 voies asymétriques, avec une technique de commutation particulièrement bien

adaptée aux hautes fréquences puisque des cellules de commutation en T sont utilisées, augmentant le rapport d'isolation à l'état ouvert. Côté protections, il possède les mêmes caractéristiques que la série standard HI-506 à HI-509. Le HI-539 est un multiplexeur qui a été tout spécialement étudié pour la commutation de signaux très faibles ; comme tout multiplexage en signaux très faibles doit impérativement être fait en différentiel, il se présente sous la forme d'un multiplexeur 4 voies

différentielles. On remarquera que la majorité des paramètres sont indiqués non pas avec une tension d'entrée en limite autorisée, mais au voisinage de 0 V ; la majorité des paramètres sont aussi définis en delta, ce qui permettra une estimation beaucoup plus précise des erreurs introduites par ce multiplexeur. Il offre en outre l'un des plus grands rapports de diaphonie actuellement disponibles sur le marché (-130 dB).

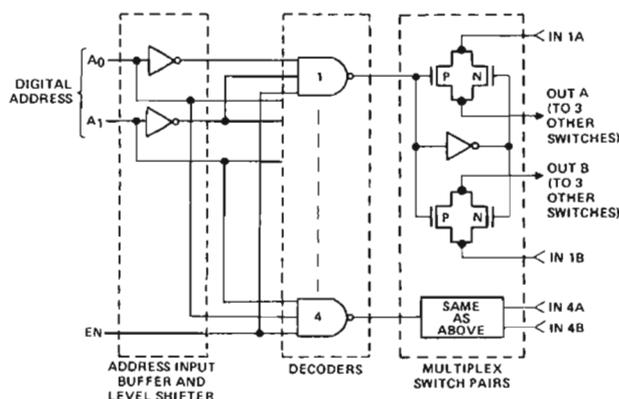


HI-524

TRUTH TABLE

A ₁	A ₀	EN	ON CHANNEL
X	X	L	NONE
L	L	H	1*
L	H	H	2
H	L	H	3
H	H	H	4

* CHANNEL 1 IS SHOWN SELECTED IN THE DIAGRAM



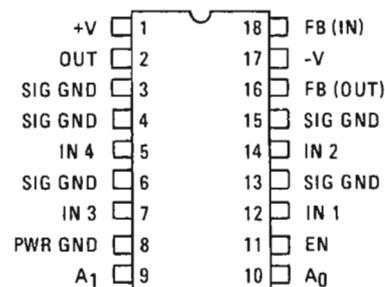
HI-539

ABSOLUTE MAXIMUM RATINGS

Voltage Between Supply Pins (V_{ps+}, V_{ps-})	40V	Internal Power Dissipation (Derate 8mW/°C above +75°C ambient)	725mW
Voltage from either Supply to Ground	20V	Operating Temperature Range	
Analog Input Voltage, V_S	$V_{ps-} \leq V_S \leq V_{ps+}$	HI-539-2, -8	-55°C to +125°C
Digital Input Voltage, V_A	$V_{ps-} \leq V_A \leq V_{ps+}$	HI-539-4	-25°C to +85°C
Storage Temperature Range	-65°C to +150°C	HI-539-5	0°C to +75°C

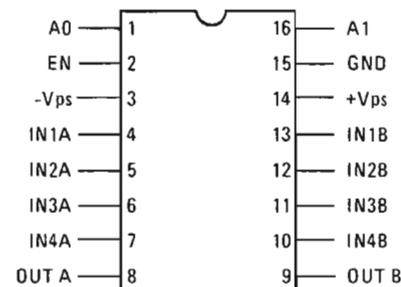
ELECTRICAL CHARACTERISTICS

(Unless otherwise specified) Supplies = $\pm 15V$, $V_{EN} = +4.0V$, V_{AH} (Logic Level High) = +4.0V, V_{AL} (Logic Level Low) = +0.8V. See the Performance Characteristics Section for test circuits and conditions. Selected parameters are defined in the Definitions Section.



HI-539

PARAMETER	TEMP	HI-539-2, -8		HI-539-4, -5		UNITS	
		TYP	MAX (MIN)	TYP	MAX (MIN)		
ANALOG CHANNEL CHARACTERS							
V_S , Analog Signal Range	Full		(-10)/+10		(-10)/+10	V	
R_{ON} , On Resistance	$V_{IN} = 0V$	+25°C	650	850	650	850	Ω
	$V_{IN} = \pm 10V$	+25°C	700	900	700	900	Ω
	$V_{IN} = 0V$	Full	950	1.3K	800	1K	Ω
	$V_{IN} = \pm 10V$	Full	1.1k	1.4k	900	1.1k	Ω
ΔR_{ON} [Side A - Side B]	$V_{IN} = 0V$	+25°C	4.0	24	4.0	24	Ω
	$V_{IN} = \pm 10V$	+25°C	4.5	27	4.5	27	Ω
	$V_{IN} = 0V$	Full	4.75	28	4.0	24	Ω
	$V_{IN} = \pm 10V$	Full	5.5	33	4.5	27	Ω
$I_S(OFF)$, Off Input Leakage Current (Note 1)	Condition 0V	+25°C	30	200	30	200	μA
	Condition $\pm 10V$	+25°C	100		100		μA
	Condition 0V	Full	2	10	0.2	1	nA
	Condition $\pm 10V$	Full	5	25	0.5	2.5	nA
$\Delta I_S(OFF)$, [Side A - Side B]	Condition 0V	+25°C	3	100	3	100	μA
	Condition $\pm 10V$	+25°C	10		10		μA
	Condition 0V	Full	0.2	2	0.02	0.2	nA
	Condition $\pm 10V$	Full	0.5	5	0.05	0.5	nA
$I_O(OFF)$, Off Output Leakage Current (Note 1)	Condition 0V	+25°C	30	200	30	200	μA
	Condition $\pm 10V$	+25°C	100		100		μA
	Condition 0V	Full	2	10	0.2	1	nA
	Condition $\pm 10V$	Full	5	25	0.5	2.5	nA
$\Delta I_O(OFF)$, [Side A - Side B]	Condition 0V	+25°C	3	100	3	100	μA
	Condition $\pm 10V$	+25°C	10		10		μA
	Condition 0V	Full	0.2	2	0.02	0.2	nA
	Condition $\pm 10V$	Full	0.5	5	0.05	0.5	nA
$I_D(ON)$, On Channel Leakage Current (Note 1)	Condition 0V	+25°C	50	200	50	200	μA
	Condition $\pm 10V$	+25°C	150		150		μA
	Condition 0V	Full	5	25	0.5	2.5	nA
	Condition $\pm 10V$	Full	6	40	0.8	4.0	nA
$\Delta I_D(ON)$, [Side A - Side B]	Condition 0V	+25°C	10	100	10	100	μA
	Condition $\pm 10V$	+25°C	30		30		μA
	Condition 0V	Full	0.5	5	0.05	0.5	nA
	Condition $\pm 10V$	Full	0.6	6	0.08	0.8	nA
ΔV_{OS} , Differential Offset Voltage	+25°C	0.02	0.04	0.02	0.04	μV	
	Full	0.70	10	0.08	1.0	μV	



HI-524

ABSOLUTE MAXIMUM RATINGS

Digital Input Overvoltage:
-6V < V_{AH} < +6V

Analog Input (V_S) or Output (V_O)
+V_{SUPPLY} +2V
-V_{SUPPLY} -2V

Voltage Between Supply Pins 33V
Either Supply to Ground 16.5V
Total Power Dissipation 750mW
Operating Temperature Range:
HI-524-2, -8 -55°C to +125°C
HI-524-5 0°C to 75°C
Storage Temperature Range -65°C to 150°C

ELECTRICAL CHARACTERISTICS (Unless otherwise specified) Supplies = +15V, -15V; V_{AH} (Logic Level High) = +2.4V, V_{AL} = (Logic Level Low) = +0.8V; V_{EN} = +2.4V

PARAMETER	TEMP	HI-539-2, -8		HI-539-4, -5		UNITS
		TYP	MAX (MIN)	TYP	MAX (MIN)	
DIGITAL INPUT CHARACTERISTICS						
V _{AL} , Input Low Threshold	Full		0.8		0.8	V
V _{AH} , Input High Threshold	Full		(4.0)		(4.0)	V
I _{AH} , Input Leakage Current (High)	Full		1		1	μA
I _{AL} , Input Leakage Current (Low)	Full		1		1	μA
SWITCHING CHARACTERISTICS						
T _A , Access Time	+25°C	750	750	750	750	ns
	Full	450	1,000	450	1,000	ns
T _{open} , Break-Before-Make Delay	+25°C	85	(30)	85	(30)	ns
	Full		(30)		(30)	ns
T _{ON(EN)} , Enable Delay On	+25°C	250	750	250	750	ns
	Full		1,000		1,000	ns
T _{OFF(EN)} , Enable Delay Off	+25°C	160	650	160	650	ns
	Full		900		900	ns
Settling Time, to ±0.01%	+25°C	0.9		0.9		μs
Charge Injection (Output)	Full	3		3		pC
Δ Charge Injection (Output)	Full	0.1		0.1		pC
Charge Injection (Input)	Full	10		10		pC
Differential Crosstalk (Note 3)	+25°C	124		124		dB
Single Ended Crosstalk (Note 3)	+25°C	100		100		dB
C _{S(OFF)} , Channel Input Capacitance	Full	5		5		pF
C _{D(OFF)} , Channel Output Capacitance	Full	7		7		pF
C _{D(ON)} , Channel On Output Capacitance	Full	17		17		pF
C _{D(S)} , Input to Output Capacitance (Note 4)	Full	0.08		0.08		pF
C _A , Digital Input Capacitance	Full	3		3		pF
POWER REQUIREMENTS						
P _D , Power Dissipation	+25°C	2.5		2.5		mW
	Full		45		45	mW
I ⁺ Current	+25°C	0.150		0.150		mA
	Full		2.0		2.0	mA
I ⁻ Current	+25°C	0.001		0.001		mA
	Full		1.0		1.0	mA
±V, Supply Voltage Range	Full	±15	(±5)/ ±18	±15	(±5)/ ±18	V

PARAMETER	TEMP	HI-524-2, -8 -55°C to +125°C			HI-524-5 0°C to +75°C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Analog Channel Characteristics								
V _S , Analog Signal Range	Full	-10		+10	-10		+10	V
R _{ON} , On Resistance (Note 1)	+25°C		700			700		Ω
	Full			1.5K			1.5K	Ω
I _S (OFF), Off Input Leakage Current (Note 2)	+25°C		0.2			0.2		nA
	Full			50			50	nA
I _O (OFF), Off Output Leakage Current (Note 2)	+25°C		0.2			0.2		nA
	Full			50			50	nA
I _O (ON), On Channel Leakage Current (Note 2)	+25°C		0.7			0.7		nA
	Full			50			50	nA
3dB Bandwidth: (Note 3)	Full		20			20		MHz
Digital Input Characteristics								
V _{AL} Input Low Threshold (TTL)	Full			0.8			0.8	V
V _{AH} Input High Threshold (TTL)	Full	2.4			2.4			V
I _{AH} Input Leakage Current (High)	Full		0.05	1		0.05	1	μA
I _{AL} Current (Low)	Full		4	25		4	25	μA
Switching Characteristics								
T _A , Access Time (Note 4)	+25°C		150	300		150	300	ns
	Full							ns
T _{OPEN} , Break before make delay (Note 4)	+25°C		20			20		ns
T _{ON(EN)} , Enable Delay (ON), R _L = 500Ω	+25°C		180	300		180		ns
T _{OFF(EN)} , Enable Delay (OFF), R _L = 500Ω	+25°C		180	250		180		ns
Settling Time (0.1%) (Note 4)	+25°C		200			200		ns
	+25°C		600			600		ns
Crosstalk (Note 5)	+25°C		-65			-65		dB
C _S (OFF), Channel Input Capacitance	+25°C		6			6		pF
C _D (OFF), Channel Output Capacitance	+25°C		4			4		pF
C _A , Digital Input Capacitance	+25°C		5			5		pF
Power Requirements								
P _D , Power Dissipation	Full		540			540		mW
I ⁺ Current (V _{EN} = 2.4V) (Note 6)	Full		18	25		18	25	mA
I ⁻ Current (V _{EN} = 2.4V) (Note 6)	Full		18	25		18	25	mA
I ⁺ Standby (V _{EN} = 0.8V) (Note 6)	Full		18	25		18	25	mA
I ⁻ Standby (V _{EN} = 0.8V) (Note 6)	Full		18	25		18	25	mA

NOTES

- See Test Circuits #2, 3, 4. The condition ±10V means See Applications section for discussion of additional V_{OS} error.
I_S(OFF) and I_O(OFF) (V_S = +10V, V_D = -10V), then
I_S(OFF) (V_S = -10V, V_D = +10V)
I_O(ON) (+10V, then -10V)
- ΔV_{OS} (Exclusive of thermocouple effects) = R_{ON} ΔI_{D(ON)} + I_{D(ON)} ΔR_{ON}
- V_{IN} = 1kHz 15V_{p-p} on all but the selected channel. See Test Circuit #9
- Calculated from typical Single-Ended Crosstalk performance

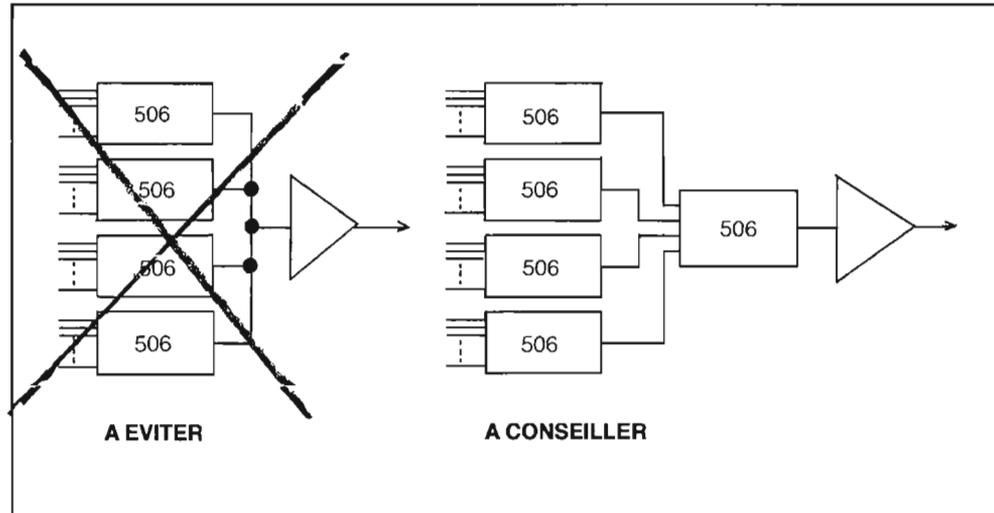
- V_{IN} = 0V, I_{OUT} = 100 A (See Test Circuit #1)
- V_O = ±10V; V_S = 7 10V (See Test Circuits #2, 3, 4)
- MUX output is buffered with HA-5190 as shown in Applications section.
- (See Test Circuit #5)
- V_{IN} = 10MHz, 3V_{p-p} on one channel, with any other channel selected. (Worst case is channel 3 selected with input on channel 4.) MUX output is buffered with HA-5190 as shown in Applications section. Terminate all channels with 75Ω.
- Supply currents vary less than 0.5mA for switching rates from DC to 2MHz.

L'utilisation des multiplexeurs

On trouvera listées ci-dessous un certain nombre de remarques susceptibles de faciliter la tâche des utilisateurs de multiplexeurs ; cette liste constitue en effet un résumé des principales erreurs généralement commises lors de l'étude d'un ensemble de multiplexage, erreurs entraînant le plus souvent des performances marginales de la totalité du système construit.

11-1) — Eviter les erreurs dues à la résistance à l'état passant : celle-ci va se combiner avec l'impédance d'entrée de l'élément faisant suite au multiplexeur pour constituer un splendide pont diviseur pour le signal ; ne jamais charger un multiplexeur à trop basse impédance en sortie ; utiliser un amplificateur opérationnel monté en suiveur, ou un échantillonneur-bloqueur.

11-2) — Eviter les erreurs dues à un multiplexage d'un trop grand nombre de voies sur un seul niveau : il n'est généralement pas possible de dépasser 16 voies multiplexées en un seul niveau car les courants de fuite et les capacités de sortie (qui se retrouvent connectées en parallèle) deviennent prohibitives ; ne jamais connecter ensemble les sorties de plusieurs multiplexeurs, mais utiliser un autre multiplexeur pour réaliser l'exploration de toutes les voies (par exemple, pour multiplexer 64 voies, on utilisera 4 multiplexeurs 16 voies dont les sorties seront raccordées à un multiplexeur 4 voies, et non 4 multiplexeurs 16 voies connectés ensemble en sortie ; voir schéma ci contre).



11-3) — Eviter les effets des courants de fuite à l'état bloqué : bien que ces effets ne deviennent sensibles qu'à haute température si on a respecté la règle ci-dessus, on évitera ces phénomènes en s'assurant que les impédances de source attaquant le multiplexeur ne sont pas trop élevées.

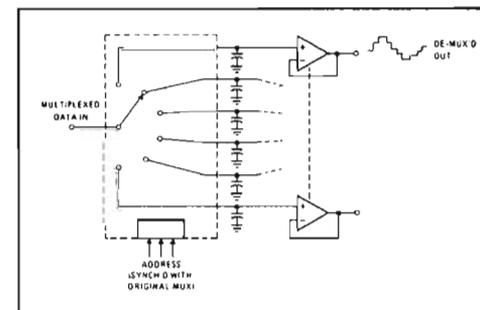
11-4) — Eviter les erreurs dues aux temps de positionnement : un temps de positionnement plus long que prévu peut être dû également à des impédances de source trop élevées ; la résistance à l'état passant et l'impédance de source forment en effet une cellule R-C avec la capacité parasite de sortie, ce qui va limiter le temps de positionnement ; il faut alors pré-amplifier chaque voie par un amplificateur opérationnel monté en suiveur.

11-5) — Eviter les erreurs dues à la diaphonie si l'on opère à haute fréquence : s'orienter vers un multiplexeur spécialisé du type HI-524.

11-6) — Attention aux circuits d'alimentation : toujours installer des capacités de découplage sur les alimentations ; cela améliorera les performances dynamiques du système, mais aussi protégera les multiplexeurs si la carte les incorporant est laissée « en l'air » (cas d'un stockage).

11-7) — Attention à l'interface de commande des entrées logiques : ces entrées logiques, bien que compatibles TTL en niveaux, sont toutefois constituées de transistors MOS, et non de configurations bipolaires classifiées TTL ; elles nécessitent donc, suivant la constitution des éléments de commande, un rappel éventuel à l'alimentation (résistance de pull-up).

11-8) — Les utilisations « inversées » des multiplexeurs : on entend par là l'utilisation d'un multiplexeur en dé-multiplexeur, c'est-à-dire en entrant sur la sortie, et en récupérant les signaux sur les entrées ; cette configuration d'utilisation fonctionne bien, à la condition de se rappeler que les protections d'entrées sont inopérantes (puisqu'elles sont maintenant connectées en sorties), et que la résistance à l'état passant constituera l'impédance de sortie d'un tel système.



11-9) — Attention à la dissipation interne de la série protégée HI-506A à HI-509A : un dépassement de la dissipation maximum peut éventuellement se produire en cas de surtension prolongée sur une entrée.
 11-10) — Attention au choix du type de multiplexage : nous ne reviendrons pas sur ce point déjà exposé (asymétrique ou différentiel).
 11-11) — Attention aux protections : même remarque (série standard ou

série « A » protégée).
 On trouvera ci-après un exemple d'utilisation d'un HI-506 ; le système proposé constitue la partie acquisition de voies, conversion analogique digitale, conversion parallèle-série digitale d'un ensemble de radio-guidage.
 Le multiplexeur réalise le balayage des voies analogiques (constituées principalement de potentiomètres) ; il est commandé par une petite logique

C-MOS qui gère aussi le convertisseur analogique digital et l'UART. Un amplificateur opérationnel en sortie du multiplexeur évite de charger ce dernier par l'entrée du convertisseur A/N, car ce dernier a une impédance d'entrée assez faible (5 K Ω).

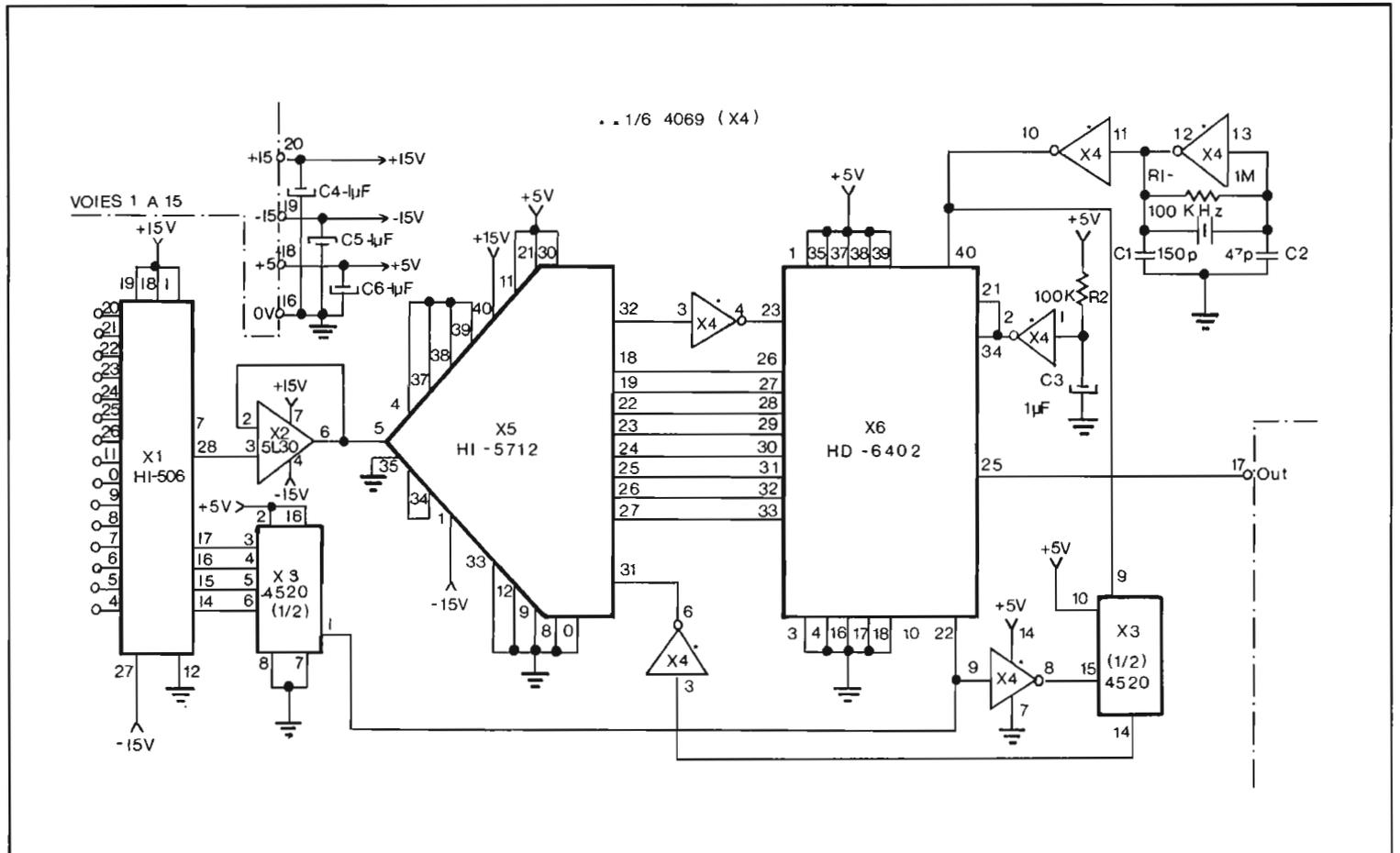
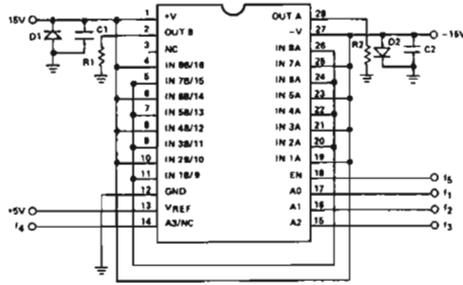


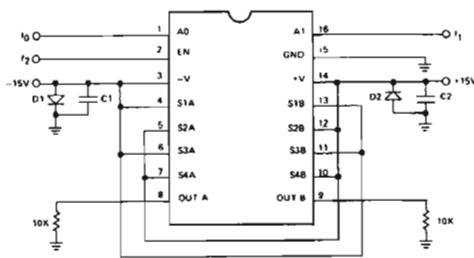
Figure 29

34 HI-506/507, HI-506A/507A



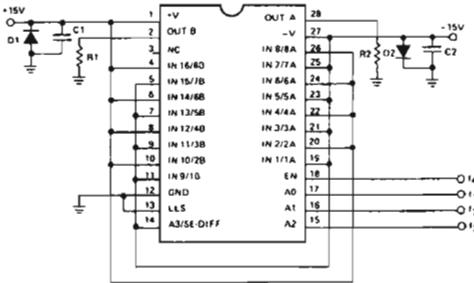
NOTES:
 R1, R2 = 1K Ω , 5%, 1/2nd or 1/4 Watt
 C1, C2 = 0.1 μ F
 D1, D2 = IN4002
 f1 = 100kHz, f2 = 50kHz, f3 = 25kHz, f4 = 12.5kHz, f5 = 6.25kHz
 (For Static Configuration Tie A0, A1, A2, A3 & EN to Ground)

37 HI-509, HI-509A



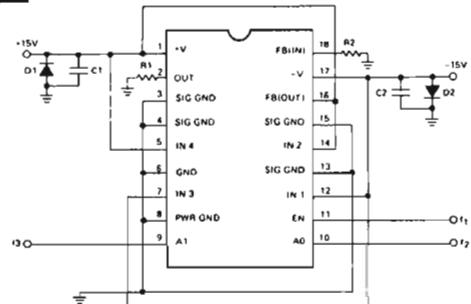
NOTES:
 R1, R2 = 10k Ω , \pm 5%, 1/2 or 1/4 Watt
 C1, C2 = .01 μ F
 D1, D2 = IN4002
 f0 = 100kHz, f1 = 50kHz, f2 = 25kHz, 50% Duty Cycle (0-5V)
 (For Static Configuration Tie A0, A1 to +5V, Tie EN to Ground)

39 HI-516



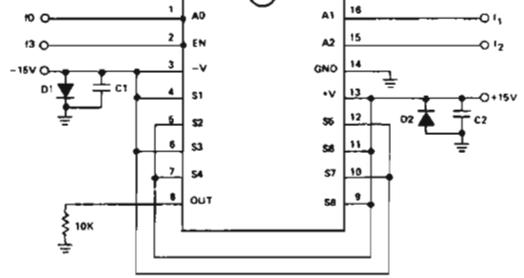
NOTES:
 R1, R2 = 10k Ω , \pm 5%, 1/4 or 1/2 Watt
 D1, D2 = IN4002
 C1, C2 = .01 μ F
 f1 = 100kHz, f2 = 50kHz, f3 = 25kHz, f4 = 12.5kHz,
 50% Duty Cycle (0-5V)
 (For Static Configuration Tie A0 - A2 to +5V, Tie EN to GND)

41 HI-524



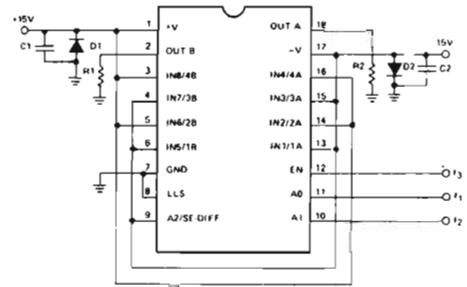
NOTES:
 R1, R2 = 10k Ω , \pm 5%, 1/4 or 1/2 Watt
 C1, C2 = .01 μ F
 D1, D2 = IN4002
 f1 = 500kHz, f2 = 250kHz, f3 = 125kHz, TTL Levels,
 50% Duty Cycle

35 HI-508, HI-508A



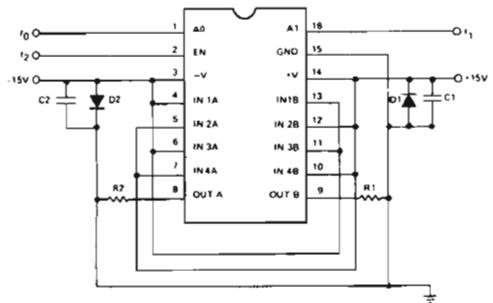
NOTES:
 R1 = 10k Ω , 5%, 1/4 or 1/2 Watt
 C1, C2 = 0.1 μ F
 D1, D2 = IN4002
 f0 = 100kHz, f1 = 50kHz, f2 = 25kHz, f3 = 12.5kHz,
 50% Duty Cycle (0-5V)
 (For Static Configuration Tie A0, A1 & A2 to +5V,
 Tie EN to Ground)

40 HI-518



NOTES:
 R1, R2 = 10k Ω , \pm 5%, 1/4 or 1/2 Watt
 C1, C2 = .01 μ F
 D1, D2 = IN4002
 f1 = 100kHz, f2 = 50kHz, f3 = 25kHz, 50% Duty Cycle (0-5V)
 (For Static Configuration Tie A0, A1 to +5V, Tie EN to GND)

42 HI-539



NOTES:
 C1, C2 = .01 μ F
 D1, D2 = IN4002
 R1, R2 = 10k Ω , 5%, 1/2 or 1/4 Watt
 f0 = 100kHz, f1 = 50kHz, f2 = 25kHz, TTL Logic Levels

Qualité et fiabilité - Références et produits disponibles

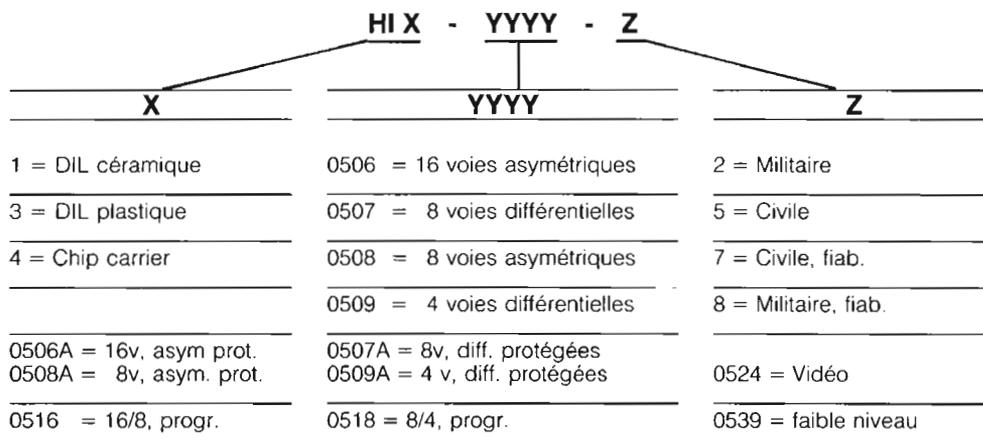
Tous les multiplexeurs décrits plus haut sont disponibles dans les versions suivantes :

- Gamme de température civile (0 à +75° C) ;
- Gamme de température militaire (-55 à +125° C) ;
- Gamme de température militaire avec fiabilisation selon norme MIL-STD-883 niveau B.

Cette procédure de fiabilisation comporte, en plus des examens et tests de produits standards, un examen visuel interne, une stabilisation en four de 24 heures, des cycles en température, des tests d'accélération, des tests d'herméticité, un burn-in dont on trouvera plus bas la configuration, un examen externe visuel, un retest à 100 % et un test

d'acceptation de lot.

- Gamme de température civile avec fiabilisation ; même chose que ci-dessus, mais cette fois en gamme de température civile.



Références disponibles

HI1-0506-2	HI1-0507-2	HI1-508-2	HI1-0509-2	HI1-0516-2	HI1-0518-2
HI1-0506-5	HI1-0507-5	HI1-508-5	HI1-0509-5	HI1-0516-5	HI1-0518-5
HI1-0506-7	HI1-0507-7	HI1-508-7	HI1-0509-7	HI1-0516-8	HI1-0518-8
HI1-0506-8	HI1-0507-8	HI1-508-8	HI1-0509-8	HI4-0516-2	HI4-0518-2
HI3-0506-5	HI3-0507-5	HI3-508-5	HI3-0509-5	HI4-0516-8	HI4-0518-8
HI4-0506-8	HI4-0507-8	HI4-508-8	HI4-0509-8		
HI1-0506A-2	HI1-0507A-2	HI1-0508A-2	HI1-0509A-2	HI1-0524-2	HI1-0539-2
HI1-0506A-5	HI1-0507A-5	HI1-0508A-5	HI1-0509A-5	HI1-0524-5	HI1-0539-5
HI1-0506A-7	HI1-0507A-7	HI1-0508A-7	HI1-0509A-7	HI1-0524-8	HI1-0539-7
HI1-0506A-8	HI1-0507A-8	HI1-0508A-8	HI1-0509A-8		HI1-0539-8
HI3-0506A-5	HI3-0507A-5	HI3-0508A-5	HI3-0509A-5		HI3-0539-5
HI4-0506A-2	HI4-0507A-2	HI4-0508A-2	HI4-0509A-2		
HI4-0506A-8	HI4-0507A-8	HI4-0508A-8	HI4-0509A-8		

Produits disponibles

Liste d'équivalences avec d'autres fabricants

ANALOG DEVICES	AD7506	HI-506
	AD7507	HI-507
BURR-BROWN	MPC4D	HI-509
	MPC8S	HI-508A
	MPC8D	HI-507A
	MPC16S	HI-506A
DATEL-INTERSIL	MX-808	HI-508A
	MX-1606	HI-506A
	MXD-409	HI-509A
	MXD-807	HI-507A
INTERSIL	IH-5108	HI-508A
	IH-5208	HI-509A
	IH-6108	HI-508
	IH-6116	HI-506
MICROPOWER SYSTEMS	MP 7506	HI-506
	MP 7507	HI-507
	MP 7508	HI-508
	MP 7509	HI-509
PRECISION MONOLITHICS	MUX-08	HI-508A
	MUX-24	HI-509A
	MUX-16	HI-506A
	MUX-28	HI-507A
SILICONIX	DG-506A/B/C	HI-506
	DG-506AA/AB/AC	HI-506
	DG-507A/B/C	HI-507
	DG507AA/AB/AC	HI-507
	DG-508AA/AB/AC	HI-508
	DG-509A/B/C	HI-509
	DG509AA/AB/AC	HI-509

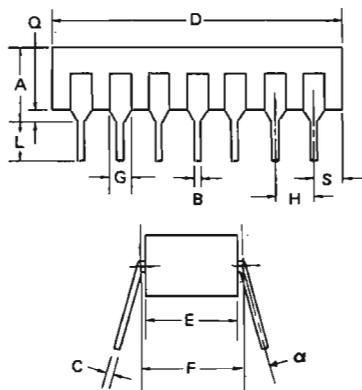
Liste d'équivalences avec d'autres fabricants

Boitiers disponibles

Ceux-ci sont au nombre de trois : le boîtier dual-in-line céramique, le boîtier dual-in-line plastique et le chip carrier :

HI1-0506, HI1-0507, HI1-056A, HI1-0507A, HI1-0516	boîtiers P, N, Y
HI1-0508, HI1-0509, HI1-0508A, HI1-0509A	boîtiers J, E, X
HI1-0518	boîtiers K, F, X
HI1-0524	boîtiers K, F
HI1-0539	boîtiers J, E

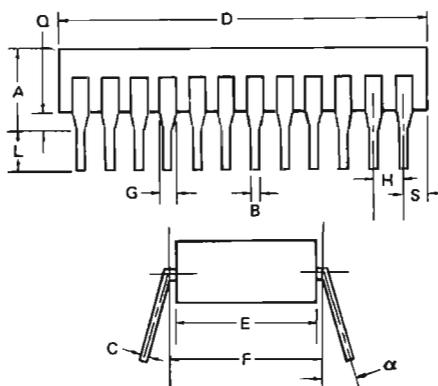
D E F J TYPE CERDIP DUAL-IN-LINE
G H J K N TYPE PLASTIC DUAL-IN-LINE
L J-8 TYPE 8 PIN MINI-CERDIP



PKG. TYPE	LEAD COUNT	DIM. A	DIM. B	DIM. C	DIM. D	DIM. E	DIM. F	DIM. G	DIM. H	DIM. L	DIM. Q	DIM. S	DIM. α
G, L	8	— 200	.014 .023	.008 .015	— .395	.220 .310	.290 .320	.030 .070	.100 BSC	.125 .200	.015 .060	— .060	0° 15°
D, H	14	— 200	.014 .023	.008 .015	— .790	.220 .310	.290 .320	.030 .070	.100 BSC	.125 .200	.015 .060	— .098	0° 15°
E, J	16	— 200	.014 .023	.008 .015	— .790	.220 .310	.290 .320	.030 .070	.100 BSC	.125 .200	.015 .060	— .060	0° 15°
F, K	18	— 200	.014 .023	.008 .015	— .950	.220 .310	.290 .320	.030 .070	.100 BSC	.125 .200	.015 .060	— .060	0° 15°

NOTE: MIN. MAX. DIMENSIONS IN INCHES

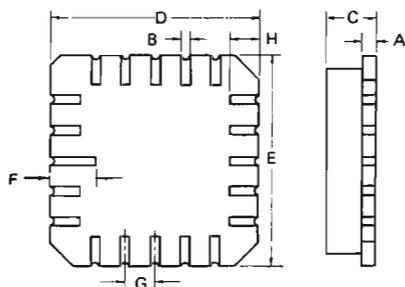
M N J TYPE CERDIP DUAL-IN-LINE
P N TYPE PLASTIC DUAL-IN-LINE



PKG. TYPE	LEAD COUNT	DIM. A	DIM. B	DIM. C	DIM. D	DIM. E	DIM. F	DIM. G	DIM. H	DIM. L	DIM. Q	DIM. S	DIM. α
M	24	— 225	.014 .023	.008 .015	— 1.290	.500 .610	.590 .620	.030 .070	.100 BSC	.120 .200	.015 .075	— .098	0° 15°
N, P	28	— 225	.014 .023	.008 .015	— 1.490	.500 .610	.590 .620	.030 .070	.100 BSC	.120 .200	.015 .075	— .098	0° 15°

NOTES: MIN. MAX. DIMENSIONS IN INCHES

X Y LEADLESS CARRIER



PKG. TYPE	LEAD COUNT	DIM. A	DIM. B	DIM. C	DIM. D	DIM. E	DIM. F	DIM. G	DIM. H
X	20	.017 .066	.020 .034	.064 .100	.342 .358	.342 .358	.060 0.090	.050 BSC	.040 .055
Y	28	.017 .066	.020 .034	.064 .100	.442 458	.442 458	.060 0.090	.050 BSC	.040 .055

NOTE: MIN. MAX. DIMENSIONS IN INCHES

16) - Réseau de vente :

- Ventes OEM Le Chesnay
- Distributeurs :
 - ALMEX Antony
 - A2M Le Chesnay
 - EPROM
 - FEUTRIER

Rhône-Alpes
Provence

RTF

Sud-Ouest
Gentilly

Spetelec Rungis

MHS
CENTRE ELECTRONIQUE
La Chantrerie/Route de Gachet
BP 942
44075 NANTES Cédex,
Tél. : (40) 30.30.30
Télex : MATHARI 711930 F

MHS
SERVICE COMMERCIAL
6 Avenue Charles de Gaulle
78150 LE CHESNAY
Tél. : (3) 954.80.00
Télex : MATACHE 697317F

HARRIS-MHS
DISTRIBUTEURS

ALMEX S.A.
Zone Industrielle
48 Rue de l'Aubépine
92160 ANTONY
Tél. : 666.21.12
Télex : 250067

A2M
18 Avenue Dutartre
78150 LE CHESNAY
Tél. (3) 954.91.13
Télex : 698376

SPETELEC
Tour Europa III
94532 RUNGIS Cédex
Tél. : (1) 686.56.65
Télex : 250801

FEUTRIER
Rue des 3 Glorieuses
42270 ST PRIEST EN JAREZ
Tél. : (77) 74.67.33
Télex : 300021

RTF
Avenue du Parc
Escalquens
31320 CASTANET-TOLOSAN
Tél. : (61) 81.53.65
Télex : 520927

RTF
9 Rue d'Arcueil
94250 GENTILLY
Tél. : (1) 664.11.01
Télex : 201069

EPROM
185 Rue de Lyon
13015 MARSEILLE
Tél. : (91) 02.97.76
Télex : 400622



MATRA-HARRIS SEMICONDUCTEURS

Le "nouveau monde" des micromondes